



# 中华人民共和国国家标准

GB/T 38659.1—2020

## 电磁兼容 风险评估 第1部分：电子电气设备

Electromagnetic compatibility—Risk assessment—  
Part 1: Electronic and electrical device

2020-03-31 发布

2020-10-01 实施

国家市场监督管理总局  
国家标准化管理委员会 发布

## 目 次

前言 .....	I
1 范围 .....	1
2 规范性引用文件 .....	1
3 术语和定义 .....	1
4 概述 .....	3
5 EMC 风险评估目的 .....	4
6 EMC 风险评估机理和模型 .....	4
6.1 产品机械架构 EMC 风险评估机理和理想模型 .....	4
6.2 产品 PCB 的 EMC 风险评估机理和理想模型 .....	7
7 风险要素影响程度等级与风险分类 .....	14
8 产品风险评价单元划分 .....	17
9 EMC 风险评估程序 .....	18
10 EMC 风险识别 .....	18
10.1 概述 .....	18
10.2 产品机械架构 EMC 风险识别 .....	19
10.3 产品 PCB 的 EMC 风险识别 .....	20
11 EMC 风险分析 .....	20
11.1 概述 .....	20
11.2 产品机械架构 EMC 风险分析 .....	21
11.3 PCB 的 EMC 风险分析 .....	25
12 EMC 风险评价 .....	32
12.1 EMC 风险评估工具 .....	32
12.2 风险评价单元的 EMC 风险评估值计算和等级确定 .....	32
12.3 整机 EMC 风险评估值计算 .....	33
13 整机 EMC 风险等级确定与结果应用 .....	34
14 风险评估报告要求 .....	35
附录 A (资料性附录) 电磁兼容风险评估示例 .....	36
附录 B (资料性附录) 电路原理图属性划分示例 .....	42
参考文献 .....	43

## 前　　言

GB/T 38659《电磁兼容 风险评估》拟分为以下5部分：

- 第1部分：电子电气设备；
- 第2部分：电子电气系统；
- 第3部分：电源变换器；
- 第4部分：设备风险分析方法；
- 第5部分：系统风险分析方法。

本部分按照GB/T 1.1—2009给出的规则起草。

请注意本文件的某些内容可能涉及专利。本文件的发布机构不承担识别这些专利的责任。

本部分由全国无线电干扰标准化技术委员会(SAC/TC 79)提出并归口。

本部分起草单位：上海电器科学研究院、广东省珠海市质量计量监督检测所、中认尚动(上海)检测技术有限公司、中国汽车工程研究院股份有限公司、上海机器人产业技术研究院有限公司、工业和信息化部电子第五研究所、上海电器科学研究所(集团)有限公司、上海电器设备检测所有限公司、上海添唯认证技术有限公司、中国电子技术标准化研究院。

本部分主要起草人：郑军奇、李军、尹海霞、雷剑梅、陈灏、朱文立、袁书传、邢琳、叶琼瑜、于超、崔强、朱怡宁。

# 电磁兼容 风险评估

## 第1部分：电子电气设备

### 1 范围

GB/T 38659 的本部分给出了电子电气设备电磁兼容(EMC)风险评估概述、目的、机理和模型、风险要素影响程度等级与风险分类、产品风险评价单元划分、EMC 风险评估程序、EMC 风险识别、EMC 风险分析、EMC 风险评价、整机 EMC 风险等级确定与结果应用、风险评估报告要求。

本部分适用于电子电气设备的电磁兼容风险评估。

本部分结合产品的机械架构设计、电路板设计、应用场所类型等因素，对产品的电磁兼容设计的风险评估提供指导。

### 2 规范性引用文件

下列文件对于本文件的应用是必不可少的。凡是注日期的引用文件，仅注日期的版本适用于本文件。凡是不注日期的引用文件，其最新版本(包括所有的修改单)适用于本文件。

GB/T 4365 电工术语 电磁兼容

GB 4943.1—2011 信息技术设备 安全 第1部分：通用要求

GB/T 6113.201—2018 无线电骚扰和抗扰度测量设备和测量方法规范 第2-1部分：无线电骚扰和抗扰度测量方法 传导骚扰测量

GB/Z 18039.1—2019 电磁兼容 环境 电磁环境的描述和分类

GB/T 18655—2018 车辆、船和内燃机 无线电骚扰特性 用于保护车载接收机的限值和测量方法

GB/T 23694 风险管理 术语



GB/Z 37150 电磁兼容可靠性风险评估导则

### 3 术语和定义

GB/T 4365、GB/T 23694 和 GB/Z 37150 界定的以及下列术语和定义适用于本文件。

#### 3.1

**电磁兼容风险 electromagnetic compatibility risk**

产品因设计而导致出现电磁兼容问题的概率，在测试环境下为通不过电磁兼容测试的概率。

#### 3.2

**风险评估值 risk assessment value**

采用定性和定量方法得到的用来表达风险大小的量值，通常在 0~100 之间。

#### 3.3

**电子电气设备 electronic and electrical equipment**

采用电子技术制造的依靠电流或电磁场才能正常工作的设备，以及可以产生、传输和测量电流及电磁场的设备。

注 1：这些设备的设计交流电压不超过 1 000 V，直流电压不超过 1 500 V。

注 2：按 CISPR 的产品分类，如下设备属于电子电气设备：工科医设备、多媒体设备、家用电器设备、汽车电子零部件等。

3.4

**共模电流 common-mode current**

指定“几何”横截面穿过的两根或多根导线上的电流矢量和。

[GB/T 6113.201—2018, 定义 3.1.14]

3.5

**共模干扰 common-mode interference**

干扰电压在信号线及其回线(一般称为信号地线)上的共模电压引起的电磁干扰,方向相同。

注 1: 共模干扰电压以附近任何一个物体(大地、金属机箱、参考地线板等)为参考电位,其干扰电流回路则是在导线(信号线及其回线)与参考物体构成的回路中流动。

注 2: 共模干扰在信号线与参考地之间传输,属于不对称性干扰。

3.6

**差模干扰 differential-mode interference**

作用于信号线和信号回线之间的差模电压引起的电磁干扰,其作用于信号回路时,在信号线及其信号回线上幅度相等,方向相反。

注 1: 主要由空间电磁场的耦合感应及共模干扰被不平衡电路转换后形成,这种干扰加载于有用信号上,直接影响测量与控制的精度。

注 2: 差模干扰在信号线及其回线之间传输,属于对称性干扰。

3.7

**机械架构 architecture**

组成电子电气设备的各个部件在产品中的相对位置。

3.8

**电路原理图 electrical circuit schematic diagram**

一种表达电路连接关系的图。

3.9

**印制电路板 printed-circuit board; PCB**

电子元器件的支撑体,并提供电子元器件电气连接。

注: 由于是采用电子印刷术制作的,故又被称为“印刷”电路板。

3.10

**接地(参考)平面 ground(reference)plane**

一块导电平面,其电位用作公共参考电位。

3.11

**寄生电容 parasitic capacitance**

分布在导线、线圈和机壳等导电体之间以及某些元件之间的非期望分布电容。

注: 其数值虽小,却是引起共模干扰的重要原因。

3.12

**高速信号 high-speed signal**

对数字信号而言,由信号的边沿速度决定,一般认为信号上升/下降时间小于 4 倍信号传输时延的信号。

3.13

**“脏”信号/电路 “dirty” signal/electrical circuit**

包含容易被外部干扰注入或产生电磁发射的信号或元器件的信号/电路。

注: 例如,与输入与输出(I/O)电缆互连并处在滤波电路之前的信号线和元器件;被施加于产品壳体表面的静电放电(ESD)击穿放电的信号线。

3.14

**“干净”信号/电路 “clean” signal/electrical circuit**

包含既不容易受到干扰也不会产生明显电磁干扰(EMI)噪声的信号或元器件的信号/电路。

3.15

**特殊信号/电路 special signal/electrical circuit**

包含因 EMC 性能而需要特殊处理的信号或元器件的信号或电路。

注：分为特殊噪声信号/电路和特殊敏感信号/电路。

3.16

**噪声信号/电路 noise signal/electrical circuit**

在电磁兼容领域里，包含易产生电磁发射骚扰的信号或元器件的信号/电路。

注：例如，时钟信号线、脉冲宽度调制(PWM)信号线、晶振等。

3.17

**敏感信号/电路 sensitive signal/electrical circuit**

在电磁兼容领域里，包含易被电磁干扰的信号和元器件的信号/电路。

注：例如，低电平的模拟信号线或元器件。

3.18

**EMC 理想模型 EMC ideal model**

不产生任何 EMC 风险的产品设计模型。

3.19

**“0 V”工作地 “0 V” ground plane**

PCB 中用平面来实现工作地布置的导电金属体。

3.20

**脉冲宽度调制 pulsed width modulation; PWM**

使用具有调制的高频开关以产生特定波形的一种变换器运行(工作)技术。

**4 概述**

EMC 风险评估旨在为有效的 EMC 风险应对提供基于物理模型的分析和建议。电子电气设备的 EMC 风险评估基于设备的信息证据，分析其潜在的 EMC 风险。EMC 风险与产品测试失败风险相对应。

EMC 风险评估的依据是通过分析产品的机械架构和 PCB 状况，以评估产品 EMC 设计存在的风险，并预测通过 EMC 测试的可能性。电子电气设备的 EMC 风险评估一般包括两部分内容：

——产品的机械架构 EMC 风险评估；

——产品 PCB 的 EMC 风险评估。

按照目标，EMC 风险评估可以分为电磁敏感度(EMS)风险评估和 EMI 风险评估。

正确使用 EMC 风险评估方法，可实现以较高的置信度对产品的 EMC 性能的评价，也可以与 EMC 测试结果结合对产品进行综合的 EMC 评价。

产品的设计者或使用者，通过正确的 EMC 风险评估方法，就可以清楚地发现产品设计在 EMC 方面存在的优点、缺陷与风险。

给出主要的 19 个 EMC 风险要素，可以作为产品的检测、认证实施过程中，判别产品设计变更后是否需要重新进行 EMC 测试评估的关键要素。

## 5 EMC 风险评估目的

电子电气设备 EMC 风险评估的主要目的包括：

- 认识产品设计中 EMC 风险及其对目标的潜在影响；
- 增进对 EMC 风险相关要素的理解,以利于风险应对策略的正确选择；
- 识别那些导致 EMC 风险的主要因素,以及电子电气设备的 EMC 设计薄弱环节；
- 帮助确定 EMC 风险是否可接受,为决策者提供可量化的相关信息；
- 预测 EMC 测试的通过率。

成功的电子电气设备 EMC 风险评估依赖于对被评估产品设计信息的充分了解和相关风险要素的充分理解。

## 6 EMC 风险评估机理和模型



### 6.1 产品机械架构 EMC 风险评估机理和理想模型

#### 6.1.1 产品机械架构 EMC 风险评估机理

产品的 EMC 风险包括电磁敏感度(EMS)和电磁干扰(EMI)两部分,其中,对于 EMS 来说,其风险评估机理在于当产品的某个端口注入同样大小的高频共模电压或同样大小的共模电流时,不同的产品设计方案,就有不同大小的共模电流流过 PCB 相应的电路结构。机械架构设计中影响这种共模电流大小的因素即为产品机械架构 EMS 风险要素。

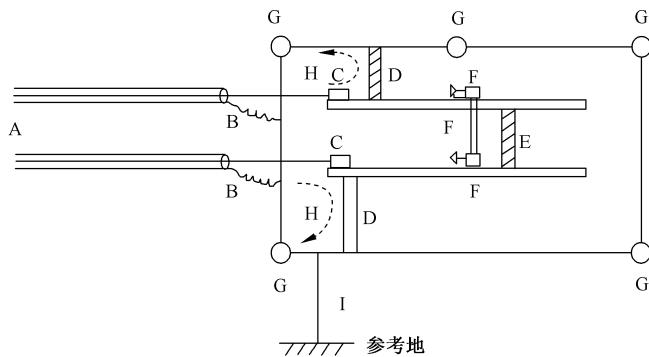
对于 EMI,可以看成当产品处于正常工作状态时,由于产品内部的信号传递,导致内部的有用信号或噪声无意中以共模电流的方式传导到产品中可以成为等效天线的导体形成辐射发射。如果这种无意中产生的共模电流,在传导骚扰测试时传导到测量设备线性阻抗稳定网络(LISN)时,就产生传导骚扰测试问题,产品机械架构设计的改变会改变这种电流的传递路径与大小,较好的产品机械架构设计可以使得这种共模电流最小化,即风险最小,反之则大。机械架构设计中影响 EMI 电流大小的因素即为产品机械架构 EMI 风险要素。

从机械架构设计上看,如果产品的设计导致有较大的外部干扰电流流过核心功能电路,则将意味着该产品的机械架构设计具有较大的 EMC 抗干扰风险。

机械架构 EMC 风险评估将发现机械架构设计的缺陷和不足,提供 EMC 风险应对措施,进而指导机械架构设计或评价产品现有的机械架构设计的方案。

#### 6.1.2 产品机械架构 EMC 理想模型

产品 EMC 理想模型表示一个具有完美 EMC 设计方案的产品,没有 EMC 风险存在。产品机械架构 EMC 理想模型是一个在架构设计上相关 EMC 风险要素都能设计完美的方案。图 1 给出了一种产品机械架构 EMC 理想模型,包括产品架构设计中相关信息,如,壳体、电缆、滤波器件等。



说明：

- A——电缆连接器在电路板中的相对位置；
- B——屏蔽电缆屏蔽层的搭接；
- C——PCB 外部的电源和信号输入端口的滤波和防护；
- D——PCB 板的“0 V”工作地与金属壳体之间的互连(存在互连时)；
- E——不同 PCB 板之间的“0 V”工作地的互连(通常通过结构件实现)；
- F——产品内部 PCB 互连信号端口的滤波、防护和信号频率；
- G——壳体中各个金属部件之间的搭接(考虑阻抗与缝隙处理)方式；
- H——进入壳体后的电缆、连接器、PCB(可能有)、PCB 板的“0 V”工作地与金属壳体之间的互连及产品金属壳体之间所组成的回路面积；
- I——壳体接地线。

注：A~I 为产品机械架构 EMC 风险要素。

图 1 产品机械架构 EMC 理想模型

### 6.1.3 产品机械架构 EMC 理想模型中风险要素的要求

产品机械架构 EMC 理想模型中的风险要素，使其满足理想模型的相关要求如下：

——A: 电缆连接器在电路板中的相对位置

理想模型中，电路板上的电缆的连接位置应放置在一个电路板的同一侧。

——B: 屏蔽电缆屏蔽层的搭接

理想模型中电缆具有屏蔽层，且屏蔽层的连接需要满足的要求是：

- 对于金属外壳产品，电缆屏蔽层应在连接器入口处与产品的金壳体或金属连接器外壳相连，并做  $360^{\circ}$  搭接；
- 对于浮地产品，电缆屏蔽层应与 PCB 中的“0 V”地平面做  $360^{\circ}$  搭接。

——C: PCB 外部的电源和信号输入端口的滤波和防护

滤波和防护要求如下：

- $C_1$ : EMS 相关性理想模型

未进行屏蔽的电缆应进行滤波处理，当电缆端口需要进行浪涌测试时，还需要对端口采取浪涌防护措施。

- $C_2$ : EMI 相关性理想模型

存在开关电源等高速信号的端口一定要进行 EMI 滤波。

——D: PCB 板的“0 V”工作地与金属壳体(金属板)之间的互连

理想模型中 PCB 板的“0 V”工作地与金属壳体或部件(包括连接器金属壳)之间应该在连接器附近等电位互连：

- PCB 板的“0 V”工作地与金属壳体之间在连接器附近直接等电位互连；

- 不合理的连接点位置将引入更多的共模干扰电流。

注 1: 对于 SELV(低电压电路)电路,PCB 板的“0 V”工作地可以与金属壳体之间在连接器附近直接等电位互连。对于非 SELV 电路,出于安全考虑,PCB 板的“0 V”工作地不能与金属壳体之间在连接器附近直接等电位互连,而只能通过 Y 电容与金属壳体连接。此时,意味着不能满足理想模型的要求。

——E:不同 PCB 板之间的“0 V”工作地的互连(通常通过结构件实现)

理想模型中:

- PCB 板间的互连线应并联等电位金属体,长宽比小于 3 的金属体可认为等电位金属体;
- 或 PCB 板间的互连线,如带有地平面的柔性电路板(FPC)。

——F:产品内部 PCB 互连信号端口的滤波、防护和信号频率

滤波、防护和信号频率要求如下:

- $F_1$ : EMS 相关性理想模型中,产品内部 PCB 互连信号端口的滤波、防护

理想模型中,应对所有互连连接器中的信号进行滤波处理。

- $F_2$ : EMI 相关性理想模型中,产品内部 PCB 互连信号频率

理想模型中,PCB 板之间的互连信号中不应该存在时钟信号或 PWM 信号等高速信号。

——G:壳体各个金属部件之间的搭接(考虑阻抗与缝隙处理)方式

理想模型中,产品的壳体是一个完美的屏蔽体,为实现完美的屏蔽体,则:

- 屏蔽体各金属表面之间实现有意的搭接,且;
- 屏蔽体中各金属体在互连方向上长宽比都小于 5,且;
- 搭接点的间距或孔缝的最大尺寸不能超过以下两种情况下的最小尺寸:
  - 1) 电路最高频率波长的 1/100;
  - 2) 15 mm。

注 2: 有意的搭接是指为 EMC 目的而特意设计的搭接,如,螺钉连接、焊接、铆接、卡接、采用填充性导电材料实现的连接等。

——H:进入壳体后的电缆、连接器、PCB(若有)、PCB 板的“0 V”工作地与金属壳体之间的互连及与产品金属壳体之间所组成的回路面积

回路面积示意如图 2 所示,回路面积越大则寄生电感越大,大的电感将阻扰干扰电流的泄放。

理想模型中,回路面积 H 应趋近于零。

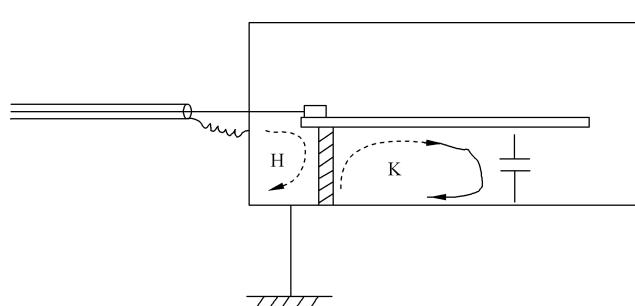


图 2 输入回路(H)与后续回路(K)之间的耦合

——I:壳体接地线

为了让共模干扰(电流)就近流向接地平面,避免共模电流流过产品内部 PCB 的“0 V”工作地平面或扁平电缆等内部互连电缆。

理想模型中壳体与接地平面直接搭接或者使用一个尽可能短而宽的低阻抗导体来连接,最大长宽比为 3 : 1(见 GB/T 6113.201—2018 中 5.3)。

## 6.2 产品 PCB 的 EMC 风险评估机理和理想模型

### 6.2.1 产品 PCB 的 EMC 风险评估机理

#### 6.2.1.1 EMS 风险评估机理

干扰电流进入 I/O 端口及 PCB 工作地后的干扰原理如图 3 所示,当同样大小的高频共模干扰电压同时施加在信号电缆中的信号线和“0 V”地线上时,如果不存在接口电路端口上的滤波电容 C,那么由于信号线与“0 V”地线上的负载阻抗不一样(信号线的负载阻抗较高),共模干扰信号将会转变成差模信号叠加在器件 IC<sub>1</sub> 信号端口和“0 V”地之间。同时,在信号线上的电流也会很小,而大部分电流会沿着“0 V”地线流动;如果存在接口电路端口上的滤波电容 C,信号线上的电流  $I_1$  经过滤波电容后也会流向“0 V”地线,并与电缆中“0 V”地线上的电流  $I_2$  叠加在一起形成  $I_{ext}$ 。可见,无论是否存在滤波电容 C,在产品内部,干扰电流大部分都会在“0 V”地线上流动。其中 C 在此完成了产品的第一级滤波,它阻止了共模向差模的转换及降低了器件 IC<sub>1</sub> 信号端口和地之间的干扰压降,使 IC<sub>1</sub> 受到保护。可见评估 PCB 中所有端口信号线中是否存在滤波及评估 PCB 中“0 V”地阻抗  $Z_{0V}$  是评估 PCB 的抗干扰能力的要素。

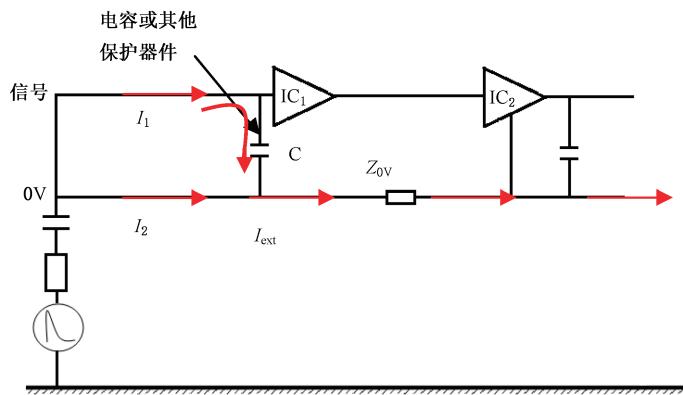


图 3 干扰电流进入 I/O 端口及 PCB 工作地后的干扰原理

同时,干扰电流也会因为 PCB 中印制线之间的寄生电容(串扰),及 PCB 板中印制线与参考接地板之间的寄生电容形成回路。如图 4 所示。

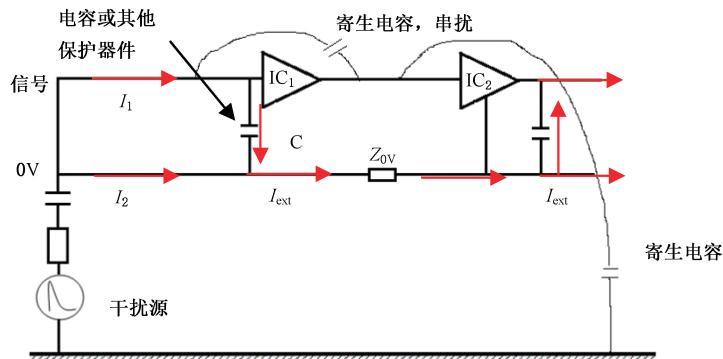


图 4 共模干扰电流通过寄生电容传递

可见 PCB 中印制线之间的寄生电容(串扰),及 PCB 板中印制线与参考接地板之间的寄生电容的

大小直接影响 PCB 中电路受到的干扰大小,评估 PCB 中印制线之间的寄生电容(串扰),及 PCB 板中印制线与参考接地板之间的寄生电容的大小也是评估 PCB 板的抗干扰能力要素之一。

### 6.2.1.2 EMI 风险评估机理

PCB 中高频信号在“0 V”地上回流时,也会产生压降。该压降会引起流向外部的共模电流,引起图 5 所示的辐射,可见评估 PCB 中“0 V”地阻抗  $Z_{0V}$  是评估 PCB 的 EMI 水平的要素。

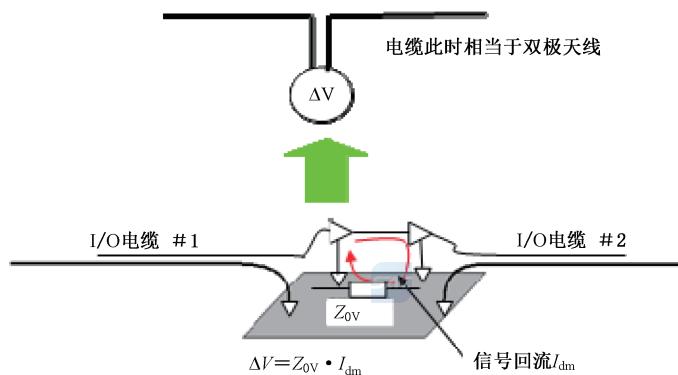
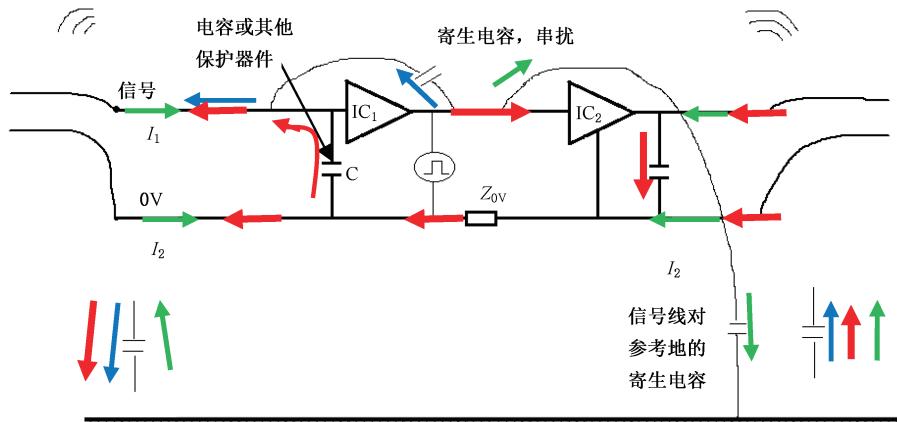


图 5 地阻抗引起的辐射

同时,PCB 内部的高频信号也会因为 PCB 中印制线之间的寄生电容(串扰)及 PCB 板中印制线与参考接地板之间的寄生电容形成回路,这些回路中存在等效发射天线时,即产生辐射。如图 6 所示。



注: 图中箭头分别代表共模电流的路径。

图 6 寄生电容引起的辐射

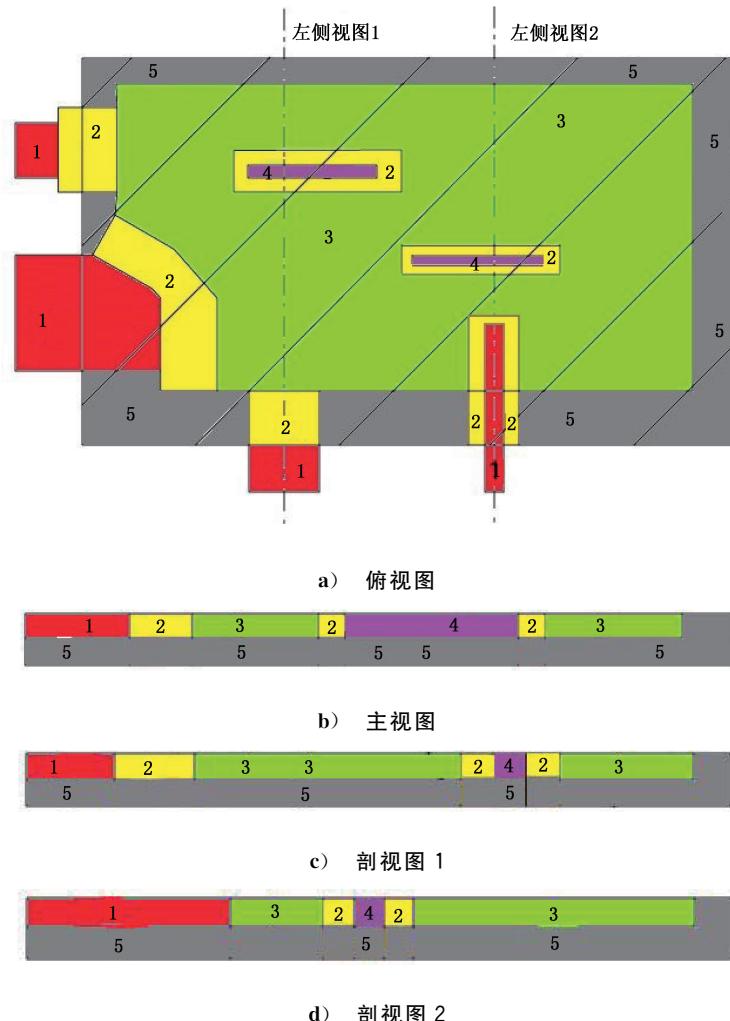
可见,PCB 中印制线之间的寄生电容(串扰),及 PCB 板中印制线与参考接地板之间的寄生电容的大小直接影响 PCB 对外的辐射大小,有效降低这些寄生电容将有效降低 PCB 的 EMI 水平,评估 PCB 中印制线之间的寄生电容(串扰)及 PCB 板中印制线与参考接地板之间的寄生电容的大小也是评估 PCB 板的 EMI 水平的要素之一。

### 6.2.2 PCB 的 EMC 理想模型

#### 6.2.2.1 PCB 的 EMC 理想模型总体描述

PCB 的 EMC 理想模型是一种具有完美的 EMC 设计方案的 PCB 板,在这种方案下,当共模电流流

过 PCB 板时,不会产生对内部电路影响的干扰电平。同时,内部电路在正常传递工作时,也不会引起 EMI 电流。它是基于 6.2.1 所述原理上建立的,一块满足 EMC 理想模型的 PCB 中,可将印制线、元器件按图 7 所示分为 5 类。这 5 类印制线、元器件的分类方法可参见产品 EMC 分析方法与风险评估技术。



注: PCB 的 EMC 理想模型将 PCB 中的导体分为以下 5 类区域:

- 1——“脏”信号/电路区域;
- 2——滤波、去耦、串扰防止区域;
- 3——“干净”信号/电路区域;
- 4——特殊信号/电路区域(包括内部噪声信号/电路区域、敏感信号/电路区域);
- 5——地平面。

图 7 PCB 的 EMC 理想模型构建示意图

PCB 为了实现图 7 所示的理想模型,需要从电路原理图和 PCB 布局布线(layout)两部分进行。电路原理图部分的理想模型实现是建立在对电路原理图进行属性划分的基础上。PCB 对应的电路原理图能按图 7 的要求划分出 1、2、3、4、5 类区域(其中地平面是一类),并参数正确,则认为电路原理图 EMC 设计符合理想模型。其中,被划分的第 2 类信号和电路就是每一类信号和电路之间在电路原理图上的处理措施,分别是:

- a) “脏”信号线上的滤波,一般介于“脏”信号与干净信号之间。
- b) 特殊信号线上,包括敏感信号上的滤波和特殊噪声信号上的滤波。敏感信号上的滤波一般介

于敏感信号/电路与干净信号/电路之间；特殊噪声信号上的滤波，一般介于特殊噪声信号/电路与干净信号/电路之间。

除此之外，干净线上的处理和不同隔离地之间的电容跨接也是电路原理图理想模型实现的一部分。

PCB 布局布线的 EMC 理想模型的实现是结合电路原理图的属性划分，对每个信号层按照图 7 所示，通过以下等措施来实现：

- PCB 完整地平面阻抗最小化；
- 不同属性的信号线之间无串扰发生；
- 信号层和电源层边缘包地处理以防止边缘效应(降低信号线和电源线与参考地之间的寄生电容)。

具体内容见 6.2.2.2~6.2.2.3。

### 6.2.2.2 电路原理图部分的 EMC 理想模型风险要素要求

产品电路原理图 EMC 风险要素可分为 J、K、L、M 四类，为了达到理想模型，这四类风险要素的要求如下：

——J：“脏”信号/电路区域

- J<sub>1</sub>:EMS 相关性“脏”信号/电路区域

理想模型中“脏”信号的区域的要求是，满足表 1 中 EMS 相关“脏”信号/电路区域理想模型要求。

表 1 EMS 相关性“脏”信号/电路区域理想模型要求

类型	相关项目	要求
电源	滤波电路形式	电源的正负之间至少具有滤波电容，电容值大于 1 nF，且当需要浪涌测试时，还需要对应等级的浪涌保护电路； 或满足 J <sub>2</sub> :EMI 相关“脏”信号/电路区域的理想模型的滤波电路
信号	电平	信号电平大于 1 V
	滤波电路形式	信号的正常工作电平之间存在 LC 或 RC 滤波； 且滤波电容值在 1 nF~10 nF 之间； 且当需要浪涌测试时，还需要对应等级的浪涌保护电路
	传输类型	差分
<p>注 1：滤波电容不能影响信号质量。</p> <p>注 2：滤波与防护区域部分是介于“干净”信号/电路区域与“脏”信号/电路区域部分之间的，它用来实现“脏”信号/电路区域向“干净”信号/电路区域的转变，也是为了保护“干净”信号/电路不受外界干扰的影响，并将干扰滤除。</p> <p>注 3：信号线一旦被施加于产品壳体表面的 ESD 击穿，则认为该信号线为“脏”信号。</p>		

- J<sub>2</sub>:EMI 相关性“脏”信号/电路区域

理想模型中“脏”信号的区域的要求是：

- PCB 中那些“脏”信号/电路，如果其相连的 I/O 电缆为非屏蔽线，那么这些信号至少具有滤波电路，且当存在瞬态发射要求时，对于感性负载的电路还需要瞬态抑制电路；
- 同时还需要满足以下两点：
  - 有开关电源的电源端口采用 EMI 滤波电路；
  - 滤波方案满足表 2 的要求。

表 2 理想模型中产品电源端口 EMI 滤波电路

产品类型	电源类型	电压/V	电源 0 V 是否接机壳	滤波模型	参数
金属壳体及带接地线的塑料壳体产品	DC	<24	是	$C_X - L_{DM}$	LC 谐振点小于 50 kHz
			否	$C_X - L_{CM} - C_Y$	共模滤波电路和差模滤波电路 LC 谐振点小于 50 kHz
		24~60	是	$C_X - L_{DM}$	LC 谐振点小于 40 kHz
			否	$C_X - L_{CM} - C_Y$	共模滤波电路和差模滤波电路 LC 谐振点小于 50 kHz
		60~100	否		共模滤波电路和差模滤波电路 LC 谐振点小于 20 kHz
		100~400	否		共模滤波电路和差模滤波电路 LC 谐振点小于 17 kHz
		>400	否		共模滤波电路和差模滤波电路 LC 谐振点小于 15 kHz
	AC	110~220	否	$C_X - L_{CM} - C_Y$	共模滤波电路和差模滤波电路 LC 谐振点小于 20 kHz
		380	否		共模滤波电路和差模滤波电路 LC 谐振点小于 17 kHz
		>380	否		共模滤波电路和差模滤波电路 LC 谐振点小于 15 kHz
塑料壳体浮地产品	DC	<24	否	$C_X - L_{CM}$	$C_X > 220 \text{ nF}, L_{CM} > 1 \text{ mH}$
		24~60	否		$C_X > 470 \text{ nF}, L_{CM} > 5 \text{ mH}$
		60~100	否		$C_X > 1 \mu\text{F}, L_{CM} > 10 \text{ mH}$
		100~200	否		$C_X > 1 \mu\text{F}, L_{CM} > 30 \text{ mH}$
		>200	否		$C_X > 1 \mu\text{F}, L_{CM} > 30 \text{ mH}$
	AC	110~220	否	$C_X - L_{CM}$	$C_X > 1 \mu\text{F}, L_{CM} > 10 \text{ mH}$
		380	否		$C_X > 1 \mu\text{F}, L_{CM} > 20 \text{ mH}$
		>380	否		$C_X > 1 \mu\text{F}, L_{CM} > 30 \text{ mH}$
注：AC 表示交流电，DC 表示直流电。					

——K: 特殊敏感信号/电路区域及噪声信号/电路区域

- K<sub>1</sub> 特殊敏感信号/电路区域

理想模型中这类特殊敏感信号线/电路需要进行滤波处理, 滤波电路至少在如下信号线的输入端口上：

- a) 高输入阻抗的信号线；
- b) 低电平模拟信号线；
- c) PCB 板间互连线中的所有信号。

- K<sub>2</sub> 特殊噪声信号/电路区域

理想模型中,这类特殊噪声信号/电路需要进行特殊处理,特殊处理的措施应满足:

- a) 对数字芯片的任何电源管脚进行去耦;
- b) 将时钟线、PWM、UVW 等特殊噪声信号线的信号上升沿时间,在功能允许的范围内控制到最小并保证信号完整性,防止过冲;
- c) 此类区域电路同时也是“脏”信号/电路区域的电路时,则此信号连接的电缆需要进行屏蔽处理。

其中,去耦通常是 PCB 中数字电路内部芯片的电源管脚与 PCB 的电源网络之间的电路;PCB 中 PWM 功率电路供电电源的电源与地之间(如,开关电源中的储能电容)的电路,去耦是降低芯片电源噪声的有效方法应满足:

- a) 芯片的每个电源管脚与地之间至少有一个去耦电容,且;
- b) PWM 功率电路供电电源的电源与地之间至少有一个去耦电容,且;
- c) 去耦电容的大小通常由器件的工作频率决定。当频率大于 2 MHz,采用  $0.1 \mu\text{F}$  的去耦电容,主频超过 20 MHz 的电路中,采用  $0.01 \mu\text{F}$ (甚至  $0.001 \mu\text{F}$ )的去耦电容。

#### ——L:“干净”信号/电路区域

理想模型中,这类区域电路的要求是元器件中未使用的输入信号线或端子应直接接“0 V”地或通过电阻接“0 V”地。

#### ——M: 隔离区域

当隔离器件存在时,理想模型中应有如下处理方式:

- a) 所有被分割在主电路之外的“0 V”地平面需要通过旁路电容接地(接地设备的“0 V”地平面接外壳地或系统地;浮地设备的“0 V”地平面接主控制电路“0 V”工作地),不能有悬空的地平面。旁路电容值在  $1 \text{nF} \sim 10 \text{nF}$ 。
- b) 隔离的 AC/DC 或 DC/DC 开关电源的初级“0 V”地与次级所有的“0 V”地之间需要接 Y 电容。同时还应注意,虽然该 Y 电容在抑制 EMI 取得很好的效果,但是该电容的存在必然会导致更多的外界共模电流通过该电容进入变压器次级,尽管如此,没有特殊原因该电容应保留。

### 6.2.2.3 PCB 布局布线的 EMC 理想模型

PCB 布局布线的理想模型是通过使其 PCB 地平面阻抗最小,防止不同属性的信号线之间串扰,降低信号层和电源层边缘效应(降低信号线和电源线与参考地之间的寄生电容)来实现。

PCB 布局布线的 EMC 风险要素包括 N、O、P、Q、R、S 六类。其中,串扰防止出现在表 3 所表达的各类区域的电路之间,它是降低各类电路之间的干扰信号通过寄生参数传递的有效方法。

N、O、P、Q 风险要素的描述如下:

#### ——N:“脏”-“干净”信号/电路区域的串扰防止。

#### ——O:“脏”-特殊信号/电路区域的串扰防止,包括:

- $O_1$ :“脏”-敏感信号/电路区域的串扰防止;
- $O_2$ :“脏”-噪声信号/电路区域的串扰防止。

#### ——P: 特殊 - “干净”信号/电路区域的串扰防止,包括:

- $P_1$ :特殊噪声-“干净”信号/电路区域的串扰防止;
- $P_2$ :“干净”-特殊敏感信号/电路区域的串扰防止。

#### ——Q: 特殊敏感-特殊噪声信号/电路区域的串扰防止。

表 3 不同区域导体之间的串扰防止要求

区域类型	1	2	3	4
1	不需要	不涉及	需要	需要
2	不涉及	不需要	不涉及	不涉及
3	需要	不涉及	不需要	需要
4	需要	不涉及	需要	不需要

注：区域类型见图 7。

理想模型中,电路原理图与 PCB 板布局布线的设计需要能完成图 7 所示的 5 类区域分类,并在不同分类区域的导体之间实现按如表 3 要求的防止串扰处理。如下措施可认为采用了防止串扰的方法:

- a) 印制线间距离在 5 mm 以上;或
- b) 相邻层之间垂直布线;或
- c) 带“0 V”地平面,并印制线之间插入屏蔽地线,并将屏蔽地线用多个过孔与地平面互连;或
- d) 印制线在不同层之间有地平面隔开。

——R: 地平面

● R<sub>1</sub>: EMS 相关性地平面处理

对 PCB 进行完整的地平面设计是降低地阻抗的有效措施,在考虑 EMS 时,PCB 布局布线设计的理想模型中:

- a) 应具有地平面层;且
- b) 以下几个区域还需要完整的地平面:
  - 1) 共模电流的泄放路径上;
  - 2) 有共模电流流过的两个器件的地管脚之间(模块电源的地管脚除外);
  - 3) 端口上的滤波器电容、旁路电容与壳体互连点之间。

完整地平面意味着一块没有任何过孔、开槽、裂缝,且长宽比小于 3 的 PCB 铜箔。

● R<sub>2</sub>: EMI 相关性地平面处理

对 PCB 进行完整的地平面设计降低地阻抗的有效措施,理想模型中:

- a) 所有信号层与完整平面(地平面或电源平面)相邻;且
- b) 电源层与其对应地相邻;且
- c) 层厚设置,满足阻抗控制的前提下做到最小;且
- d) 以下几个区域还需要完整连接的地平面:
  - 1) 特殊噪声信号/电路下方,并对其进行包地处理;
  - 2) 端口上的滤波器电容、芯片去耦电容、旁路电容与地之间的互连线。

注:完整的平面意味着一块没有任何过孔、开槽、裂缝长宽比小于 3 的 PCB 铜箔。

因为高速信号的镜像回流特点,层叠设计也认为是地平面设计的一部分,理想模型中层叠排布推荐采用以下要求:四层 PCB 板层的层叠排布设计见表 4,其中优选方案 1,可用方案 2。

表 4 四层 PCB 板层的层排布方式

方案	层 1	层 2	层 3	层 4
1	S	G	P	S
2	S	P	G	S

注 1: S——信号;G——地;P——电源。  
注 2: 方案 1 为四层 PCB 的主选层设置方案,在元件面下有一地平面,关键信号优选布层 1。六层 PCB 板层的层叠排布设计见表 5,其中优选方案 2,备用方案 1、3。  
注 3: 从 EMC 方面考虑,除非 2 层板也能设计出较为完整地平面,否则最好采用带有地层和电源层的 4 层以上的 PCB 板。实践证明,4 层板与 2 层板相比,4 层板能取得高于 2 层板 100% 的 EMC 性能(注意:4 层板以上,并非层数越多越好)。2 层板通常地平面很难设计完整。如果使用 2 层板,那么工程师者要特别注意地平面的完整性设计。

表 5 六层 PCB 板层的层排布方式

方案	层 1	层 2	层 3	层 4	层 5	层 6
1	S1	G	S2	S3	P	S4
2	S1	G1	S2	P	G2	S3
3	S1	G1	S2	G2	P	S3

——S:信号层和电源层的边缘处理

- $S_1$ : EMS 相关性信号层和电源层的边缘处理

落在 PCB 板边缘的信号印制线或电源线会与 PCB 板之外的参考地之间形成较大的寄生电容,造成额外的共模回路。理想模型中这类区域电路的要求是:

- a) 信号层和电源层在 PCB 地层边缘布屏蔽地线或大面积铺铜;且
- b) PCB 地层边缘的屏蔽地线或铺铜通过间距小于  $1/20$  波长过孔与地平面互连;且
- c) 特殊敏感信号/电路不要布置在 PCB 板边缘。

- $S_2$ : EMI 相关性信号层和电源层的边缘处理

落在 PCB 板边缘的信号印制线或电源线会与 PCB 板之外的参考地之间形成较大的寄生电容,造成额外的共模回路。理想模型中这类区域电路的要求是:

- a) 信号层和电源层在 PCB 边缘的屏蔽地线或铺铜;且
- b) PCB 地层边缘的屏蔽地线或铺铜通过间距小于  $1/20$  波长过孔与地平面互连;且
- c) 时钟信号线、PWM 信号线、UVW 信号线等周期并高速的特殊噪声信号线不要布置在 PCB 板的地层边缘。

## 7 风险要素影响程度等级与风险分类

电子电气设备的 EMC 理想模型中的 EMC 风险要素共 20 个,其中机械架构相关的风险要素是 10 个,PCB 相关的风险要素是 10 个。按风险要素的影响程度等级进行划分可分类为如下几级:

I 级:特定条件下不能满足时,一定会导致某项测试失败,风险系数为  $K_1=0.4$ ;

II 级:不能满足时,应有其他特定的弥补措施才能避免测试失败,风险系数为  $K_2=0.3$ ;

III 级:不能满足时,不一定会导致测试失败,但影响是直接的,而且相对较大,风险系数为  $K_3=0.2$ ;

IV 级：不能满足时，不一定会导致测试失败，但影响是间接的，且影响较小，风险系数为  $K_4 = 0.1$ 。

EMC 风险系数是一个表达风险要素影响程度的归一化量值，也是此类风险要素在产品整机风险评估中的权重。

按如下类型对风险要素产生的风险效应进行分类，可分为两类：

a 类：那些产品中无该风险要素相关信息，但认为是最高风险的风险要素；

b 类：那些产品中无该风险要素相关信息，但认为是最低风险的风险要素。

如：屏蔽电缆的屏蔽搭接方式，如产品采用的是非屏蔽电缆，则认为本风险要素为最高风险。不同 PCB 板之间的“0 V”工作地的互连，如产品只有单一 PCB 板，则认为本风险要素为最低风险。

表 6 用来描述电子电气设备各 EMC 风险要素的风险影响程度等级和风险分类。

结合风险要素的风险影响程度及 12.3 中风险评估的公式对每个风险点设定相应的代号。

表 6 产品 EMC 风险要素等级描述

风险要素属性	风险要素代号 X	风险要素信息	风险影响程度等级	风险类型	EMS 相关性	EMI 相关性	风险要素之间的相关性描述
机械架构	X <sub>31</sub>	A: 电缆连接器在 PCB 中的相对位置	III	b	√	√	此项风险高时，相关风险要素 C
	X <sub>21</sub>	B: 屏蔽电缆屏蔽层的搭接	II	a	√	√	此项风险高时，相关风险要素 C
	X <sub>11</sub>	C <sub>1</sub> : PCB 外部的电源和信号输入端口的滤波和防护	I	a	√	—	电缆为非屏蔽电缆，且信号为非差分信号时缺失该要素一定要导致 EMS 测试失败
		C <sub>2</sub> : EMC 相关	I	a	—	√	电缆为非屏蔽电缆，且当内部电路存在开关型功率电路时缺失该要素，一定会导致 EMI 测试失败
	X <sub>22</sub>	D: PCB 板的“0 V”工作地与金属壳体之间的互连(存在互连时)	II	a	√	√	此项风险高时，相关 PCB 中所有的风险要素
	X <sub>23</sub>	E: 不同 PCB 板之间的“0 V”工作地的互连(通常通过结构件实现)	II	b	√	√	此项风险高时，相关风险要素 F 和 I
	X <sub>24</sub>	F <sub>1</sub> : 产品内部 PCB 互连信号端口的滤波和防护	II	a	√	—	此项风险高时，相关风险要素 E
		F <sub>2</sub> : 产品内部 PCB 互连信号频率	II	b	—	√	
	X <sub>41</sub>	G: 壳体中各个金属部件之间的搭接(考虑阻抗与缝隙处理)方式	IV	a	√	√	此项风险高时，相关风险要素 C、D 和 PCB 中所有的风险要素

表 6 (续)

风险要素属性	风险要素代号 X	风险要素信息		风险影响程度等级	风险类型	EMS相关性	EMI相关性	风险要素之间的相关性描述
机械架构	X <sub>42</sub>	H:进入壳体后的电缆、连接器、PCB(若有)、PCB 板的“0 V”工作地与金属壳体之间的互连及产品金属壳体之间所组成的回路面积		IV	a	√	√	此项风险高时,相关 PCB 中所有的风险要素
	X <sub>32</sub>	I:壳体接地线		III	a/b	√	√	当 PCB 中“脏”信号/电路与内部噪声信号/电路区域重合时,此项等级上升 I 级
原理图	X <sub>12</sub>	J:“脏”信号/电路区域	J <sub>1</sub> : EMS 相关性“脏”信号/电路区域的处理	I	a	√	—	此项风险高时,相关机械架构;处理方式为滤波与防护区域处理; 当电缆为非屏蔽电缆,且信号为非差分信号时一定要导致 EMS 测试失败
			J <sub>2</sub> : EMI 相关性“脏”信号/电路区域的处理	I	a	—	√	当电缆为非屏蔽电缆,内部电路存在开关型功率电路时,若无 EMI 滤波电路,一定会导致 EMI 测试失败
PCB 布局布线	X <sub>25</sub>	K:特殊敏感信号/电路区域及噪声信号/电路区域	K <sub>1</sub> : 特殊敏感信号/电路区域的处理	II	a	√	—	滤波与防护
			K <sub>2</sub> : 噪声信号/电路区域的处理	II	b	—	√	芯片电源端口去耦合周期信号滤波(降低上升沿)
	X <sub>43</sub>	L:“干净”信号/电路区域的处理		IV	a	√	√	
	X <sub>33</sub>	M: 隔离区域的处理		III	b	√	√	
PCB 布局布线	X <sub>26</sub>	N:“脏”-干净区域的串扰防止		II	a	√	√	
	X <sub>13</sub>	O:“脏”-特殊信号/电路区域的串扰防止	O <sub>1</sub> :“脏”-敏感信号/电路区域的串扰防止	I	a	√	—	敏感信号/电路与电缆发生串扰时,就是导致 EMI 测试失败
			O <sub>2</sub> :“脏”-噪声信号/电路区域的串扰防止	I	b	—	√	EMI 信号源(如:晶振或时钟线)与电缆发生串扰时,就是导致 EMI 测试失败
	X <sub>44</sub>	P:特殊-“干净”信号/电路区域的串扰防止	P <sub>1</sub> : 噪声-“干净”信号/电路区域的串扰防止	IV	b	—	√	此项风险高时,相关机械架构所有的风险要素
			P <sub>2</sub> :“干净”-敏感信号/电路区域的串扰防止	IV	b	√	—	

表 6 (续)

风险要素属性	风险要素代号 X	风险要素信息		风险影响程度等级	风险类型	EMS相关性	EMI相关性	风险要素之间的相关性描述
PCB 布局布线	X <sub>34</sub>	Q: 特殊敏感-特殊噪声信号/电路区域的串扰防止		III	b	√	√	此项主要为内部电路的相互干扰
	X <sub>27</sub>	R: 地平面	R <sub>1</sub> : EMS 相关地平面的处理	II	a	√	—	此项风险高时, 相关机械架构所有的风险要素 非金属外壳产品时, 没有地平面一定会导致测试失败
			R <sub>2</sub> : EMI 相关地平面的处理	II	b	—	√	非金属外壳产品时, 时钟信号线下方及 PWM 下方没有地平面一定会导致 EMI 测试失败
	X <sub>35</sub>	S: 信号层和电源层的边缘处理	S <sub>1</sub> : EMS 相关性信号层和电源层的边缘处理	III	b	√	—	此项风险高时, 相关机械架构所有的风险要素
			S <sub>2</sub> : EMI 相关性信号层和电源层的边缘处理	III	b	—	√	此项风险高时, 相关机械架构所有的风险要素

## 8 产品风险评价单元划分

电子电气产品,由于其种类繁多,在评定时可能存在多个同类架构 EMC 风险要素或多个同类电路板 EMC 风险要素,所以在进行整机 EMC 风险评估之前需对产品整机进行风险评价单元划分。

风险评估单元划分的目的是让同种风险要素分配到不同的风险评估单元中。即一个风险评估单元中,同一类风险要素,最多包含一个。

划分电子电气设备整机风险评估单元的关键因素是电路板和与此电路板相连的电缆。一根电缆、与这根电缆互连的电路板、这块电路板上的互连线及产品整机的壳体和接地线为一个相对独立的单位。

通常情况下,产品架构 EMC 风险要素中的 G,I 会在一个产品中的每个风险评估单元中出现,而在整机的风险评估单元划分过程中,电路板、互连线、壳体、壳体接地线可能会被重复使用。如:一块电路板中连接多根电缆时,这块电路板会被多根电缆所在的风险评估单元多次使用,又如,产品的壳体会被产品中每个风险评估单元重复使用。

图 1 所示的产品按单元划分可以分为两个单元,即图 8 中的 a) 和 b)。

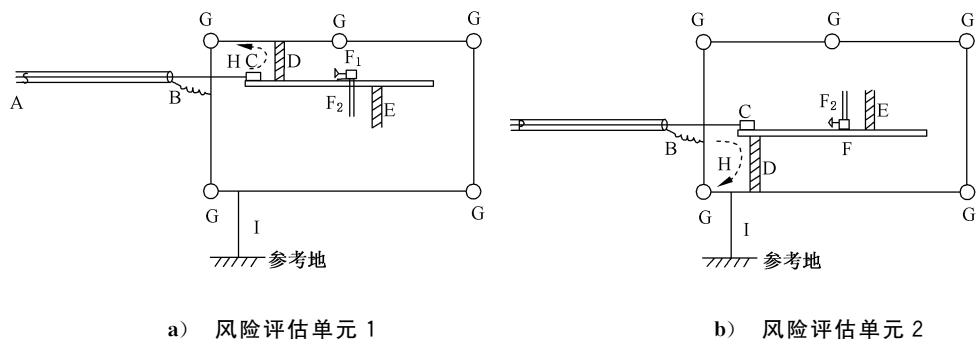


图 8 产品的风险评估单元划分

## 9 EMC 风险评估程序

根据 GB/Z 37150, 可将 EMC 风险评估分为如下步骤进行:

- EMC 风险评估识别;
- EMC 风险分析;
- EMC 风险评价;
- 风险减缓措施或风险应对;
- 风险评估报告。

风险评估是由风险识别、风险分析和风险评价构成的一个完整过程。通常风险评估活动内嵌于风险管理过程中,与其他风险管理活动紧密融合并互相推动,电子电气产品 EMC 风险评估示例参见附录 A。图 9 是 EMC 风险评估流程图,表达了整个风险评估过程及风险评估过程中的关键参数描述。

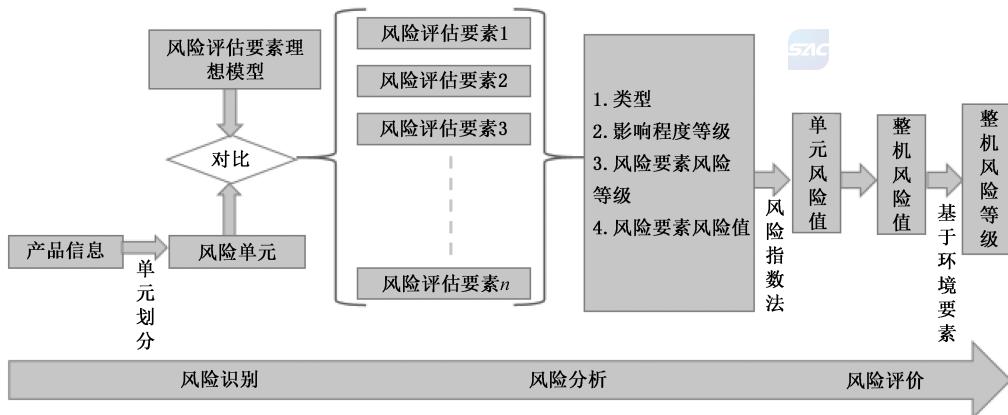


图 9 EMC 风险评估流程图

## 10 EMC 风险识别

### 10.1 概述

EMC 风险识别是发现、列举和描述 EMC 风险要素的过程。

风险识别的目的是确定可能影响产品系统 EMC 测试通过目标得以实现的事件或情况。一旦 EMC 风险得以识别,应对现有的 EMC 风险要素在产品上的表现出的措施进行识别。

风险识别过程包括对 EMC 风险源、原因和潜在后果的识别。

风险识别方法可能包括：

- 基于证据的方法,例如 EMC 检查表法以及对历史数据的评审;
- 系统性的团队方法,例如一个专家团队遵循系统化的过程,通过一套结构化的提示或问题来识别风险;
- 归纳推理技术,例如危险与可操作分析方法(Hazard and operability, HAZOP)等。

无论实际采用哪种技术,关键是在整个 EMC 风险识别过程中要认识到人的因素和组织因素的重要性。因此,偏离预期的人为及组织因素也应被纳入风险识别的过程中。

电子电气设备的 EMC 风险识别包括机械架构的 EMC 风险识别和 PCB 的 EMC 风险识别。

**注：**产品机械架构和 PCB 信息描述,是为了提出信息并与理想模型里面列出的对应风险点比对,判定产品设计要求是否符合理想模型风险点的要求。

## 10.2 产品机械架构 EMC 风险识别

产品的机械架构 EMC 风险识别是基于已建立的 EMC 机械架构理想模型上,对产品进行相对应的识别而进行的。EMC 风险识别之前,产品生产者需要给出产品机械架构信息,它可以是产品的具体机械架构图,配以表格来描述机械架构中产品接地情况、电缆类型及数量、壳体的材料、壳体有无缝隙等信息。

具体列出信息应包括 6.1 中关于产品机械架构 EMC 理想模型中所包含所有风险要素(评估点),并对具体采用方式加以说明。

产品机械架构 EMC 风险要素需要列出关键信息如表 7 所示。

表 7 产品机械架构 EMC 风险要素信息表

风险要素属性	风险要素代号 X	风险要素		风险要素关键信息
机械架构	X <sub>31</sub>	A		电缆的数量、相对物理位置、电缆类型等
	X <sub>21</sub>	B		是否存在屏蔽层、屏蔽层的搭接方式、连接器类型(如果有)、屏蔽层连接线(Pigtail(猪尾巴))长度等
	X <sub>11</sub>	C	C <sub>1</sub>	电路形式(差分或非差分)、电源和信号类型、滤波和防护电路原理图、元器件参数等
			C <sub>2</sub>	EMI 滤波电路和参数
	X <sub>22</sub>	D		互连的位置和方式(连接线长度、互连导体类型和尺寸)等
	X <sub>23</sub>	E		互连的位置和方式(连接线长度、互连导体类型和尺寸)等
	X <sub>24</sub>	F	F <sub>1</sub>	互连信号类型、滤波和防护电路原理图、元器参数等
			F <sub>2</sub>	信号类型(特别关注是否有时钟信号)、信号频率等
	X <sub>41</sub>	G		壳体材料、几何尺寸、连接点位置和搭接方式等; 塑料壳体表面与产品中电路相关导体的绝缘间距
	X <sub>42</sub>	H		配合机械架构图给出壳体后的电缆、连接器、PCB(可能有)、PCB 板的“0 V”工作地与金属壳体之间的互连及产品金属壳体物理位置
	X <sub>32</sub>	I	接地线几何尺寸、物理位置等	

### 10.3 产品 PCB 的 EMC 风险识别

产品 PCB 在进行 EMC 风险识别之前,产品生产者需要提供 PCB 的电路原理图以及 PCB 布局布线文件、电路中时钟种类和频率、电源的开关频率、PCB 层数及堆叠情况、模拟电路电平、数字电路电平、模拟地与数字地的隔离措施、地的种类等相关信息。

风险评估人员首先需要对电路原理图进行属性划分,在属性划分的基础上,列出相关具体的信息,具体列出信息应包括 6.2 中产品 PCB EMC 理想模型中所涵盖的风险要素,并对具体采用方式加以说明。附录 B 给出了一种电路原理图属性划分的示例。

产品 PCB 的 EMC 风险要素需要列出关键信息如表 8 所示。

表 8 PCB 的 EMC 风险要素关键信息表

风险要素属性	风险要素代号 X	风险要素		风险要素关键信息
电路原理图	X <sub>12</sub>	J	J <sub>1</sub>	是否存在电容,电容值 当电缆为非屏蔽电缆,且信号为非差分信号时,无滤波一定要导致 EMS 测试失败
			J <sub>2</sub>	当电缆为非屏蔽电缆,内部电路存在开关型功率电路时,若无 EMI 滤波电路,一定会导致 EMI 测试失败; EMI 滤波电路形式和参数
	X <sub>25</sub>	K	K <sub>1</sub>	滤波与防护电路,电路参数
			K <sub>2</sub>	芯片电源端口去耦合周期信号滤波(降低上升沿)
	X <sub>43</sub>	L		未用输入管脚处理
	X <sub>33</sub>	M		隔离地之间的处理,电容选型,容值
PCB 布局 布线	X <sub>26</sub>	N		两种信号线的确认,串扰的处理方式
	X <sub>13</sub>	O	O <sub>1</sub>	两种信号线的确认,串扰的处理方式
			O <sub>2</sub>	两种信号线的确认,串扰的处理方式
	X <sub>44</sub>	P	P <sub>1</sub>	两种信号线的确认,串扰的处理方式
			P <sub>2</sub>	两种信号线的确认,串扰的处理方式
	X <sub>34</sub>	Q		两种信号线的确认,串扰的处理方式
	X <sub>27</sub>	R	R <sub>1</sub>	是否有地平面,地平面是否完整,芯片地管脚之间的地完整性
			R <sub>2</sub>	时钟信号线下方及 PWM 下方有没有地平面,是否连续,地层是否与信号层电源层相邻,层间距,是否包地处理
	X <sub>35</sub>	S	S <sub>1</sub>	信号层边缘是否铺铜,或加屏蔽地线,敏感信号/电路是否有布置在信号层边缘
			S <sub>2</sub>	信号层边缘是否铺铜,或加屏蔽地线,时钟线,PWM 等高速线是否有布置在信号层边缘

## 11 EMC 风险分析

### 11.1 概述

EMC 风险分析是要增进对风险的理解。它为风险评价、决定风险是否需要应对以及最适当的应对

策略和方法提供信息支持。

电子电气设备 EMC 风险分析是对产品中的每个 EMC 风险要素相对于理想模型的偏离度,赋予其一定的风险评估值。

EMC 风险分析需要考虑导致风险的原因和风险源、风险事件的正面和负面的后果及其发生的可能性、影响后果和可能性的因素、不同风险及其风险源的相互关系以及风险的其他特性,还要考虑控制措施是否存在及其有效性。

在某些情况下,EMC 风险可能是一系列事件叠加产生的结果,或者由一些难以识别的特定事件所诱发。

适用于电子电气设备 EMC 风险分析的方法是定性和定量结合的方法,设计者可以得到的每个风险要素的风险等级为“极高”“高”“中”“低”“极低”5 类,同时,为了利用风险指数法,EMC 风险评估专家或评估团队还需要对每个风险要素得出的 5 类等级赋于一定的值,即 EMC 风险要素的风险评估值。

具体 EMC 风险分析的程序和方法可以参考其他相关标准。

## 11.2 产品机械架构 EMC 风险分析

产品机械架构的 EMC 风险分析指产品已经识别的 EMC 风险要素的关键信息,对照产品机械架构 EMC 理想模型进行评估分析,并确定每个风险要素风险评估值,其中风险评估值是 0~100 之间的数值。具体分析方法如下:

——A:电缆的连接相对位置要求

用表 9 所述来确定该风险要素的风险评估值。

表 9 电缆的连接相对位置的风险评估值赋值原则

风险类型	满足度	风险等级	风险要素风险评估值 (0~100)	赋值依据
b	全满足	极低	0	电缆连接器在 PCB 的同一侧
	部分满足	低	30	电缆连接器在 PCB 的同一侧,但距离较远
		中	50	电缆连接器在相邻侧,但距离较近
		高	80	电缆连接器在相邻侧,但距离较远
	不满足	极高	100	电缆连接器在 PCB 的两侧
	不涉及	极低	0	没有电缆

——B:屏蔽电缆的屏蔽层搭接

用表 10 所述来确定该风险要素的风险评估值。

表 10 屏蔽电缆的屏蔽层搭接方式的风险评估值赋值原则

风险类型	满足度	风险等级	风险要素风险评估值	赋值依据
a	全满足	极低	0	有屏蔽层,并 360°搭接或无电缆
	部分满足	低	30	有屏蔽层,“猪尾巴”长度≤1 cm 或 100 MHz 屏蔽效能衰减 10%
		中	50	有屏蔽层,“猪尾巴”长度≤3 cm 或 100 MHz 屏蔽效能衰减 30%
		高	80	有屏蔽层,“猪尾巴”长度≤10 cm 或 100 MHz 屏蔽效能衰减 50%
	不满足	极高	100	屏蔽层未接地
	不涉及	极高	100	电缆未屏蔽

——C:PCB 外部的电源和信号输入端口的滤波和防护存在

- C.1:PCB 外部的信号输入端口的滤波和防护存在

用表 11 所述来确定该风险要素的风险评估值。

**表 11 PCB 外部信号输入端口的滤波和防护的风险评估值赋值原则**

风险类型	满足度	风险等级	风险要素风险评估值	赋值依据
b	全满足	极低	0	有滤波和防护(需要进行浪涌测试时)
	部分满足	低	30	特殊电路,端口电路可以没有滤波防护而不受干扰影响
		中	50	无滤波,但有防护,并线缆上套有磁环
		高	80	无滤波,但有防护
	不满足	极高	100	无滤波并无防护
	不涉及	低	0	B 为“低”/ 或差分线或无电缆

- C.2:PCB 外部的开关型功率电源的电源端口滤波

用表 12 所述来确定该风险要素的风险评估值。

**表 12 PCB 外部的开关型功率电源的电源端口滤波的风险评估值赋值原则**

风险类型	满足度	风险等级	风险要素风险评估值	赋值依据
b	全满足	极低	0	有 EMI 滤波
	部分满足	低	30	无分值
		中	50	只有单个滤波器件,如只有电容或电感/磁环
		高	80	无分值
	不满足	极高	100	无 EMI 滤波
	不涉及	极低	0	无开关电源或电池供电或 B 为“低”

——D:PCB 板的“0 V”工作地与金属壳体之间的互连

用表 13 所述来确定该风险要素的风险评估值。

**表 13 PCB 板的“0 V”工作地与金属壳体之间的互连风险要素的风险评估值赋值原则**

风险类型	满足度	风险等级	风险要素风险评估值	赋值依据
a	全满足	极低	0	I/O 连接器端口处工作地等电位接机壳地
	部分满足	低	30	I/O 连接器端口工作地与机壳地通过电容连接或 I/O 连接器端口工作地接机壳地不能实现等电位连接
		中	50	工作地未接机壳地
		高	80	远离 I/O 连接器端口工作地与壳体直接互连,根据远离 I/O 连接器的程度得分,电容连接时,减 10 分

表 13 (续)

风险类型	满足度	风险等级	风险要素风险评估值	赋值依据
a	不满足	极高	100	在 I/O 连接器另一侧时直接将工作地与机壳互连，电容连接时减 10 分
	不涉及	极高	100	非金属壳体或无大于 PCB 尺寸的金属板

——E:不同 PCB 板之间的“0 V”工作地的互连(通常通过结构件实现)

用表 14 所述来确定该风险要素的风险评估值。

表 14 不同 PCB 板之间的“0 V”工作地的互连的风险评估值赋值原则

风险类型	满足度	风险等级	风险要素风险评估值	赋值依据
b	部分满足	全满足	极低	0 有结构件或地平面在 PCB 板间作等电位互连或 PCB 板件互连无信号线, 只有电源(如模块电源与 PCB 板间的互连)
		低	30 有信号互连, 也有结构件在 PCB 板间作等电位互连, 但结构件距离 PCB 板间互连线距离的最大值在 5 mm 以上	
		中	50 有信号互连, 但是无法实现等电位(如, 粗导线互连, 但长度小于 10 cm 较短, 或扁平、柱状导体互连, $5 < \text{长宽比} \leq 10$ )	
		高	80 有结构件互连, 但是无法实现等电位(如, 粗导线互连, 但长度大于 10 cm, 或扁平、柱状导体互连, 长宽比 $> 10$ )	
	不满足	极高	100 有信号互连, 但无结构件互连	
	不涉及	极低	0 无 PCB 板间互连, 如单个 PCB 产品	

——F:产品内部 PCB 互连信号端口的滤波、防护和信号频率

- F<sub>1</sub>:产品内部 PCB 互连信号端口的滤波和防护

用表 15 所述来确定该风险要素的风险评估值。

表 15 产品内部 PCB 互连信号端口的滤波和防护的风险评估值赋值原则

风险类型	满足度	风险等级	风险要素风险评估值	赋值依据
b	部分满足	全满足	极低	0 有滤波与防护
		低	30 无分值	
		中	50 只有滤波或防护	
		高	80 无分值	
	不满足	极高	100 无滤波与防护	
	不涉及	低	0 E 为“低”	

- $F_2$ : PCB 间的互连信号频率

用表 16 所述来确定该风险要素的风险评估值。

表 16 PCB 间的信号互连信号频率的风险评估值赋值原则

风险类型	满足度	风险等级	风险要素风险评估值	赋值依据
b	全满足	极低	0	无时钟/PWM 信号
	部分满足	低	30	有频率较低且幅度较低的周期信号,时钟信号频率在 1 MHz 以下。或 PWM 信号电压幅度在 12 V 以下,且频率小于 100 kHz
		中	50	有频率较低且幅度较低的周期信号,时钟信号频率在 1 MHz~5 MHz 之间。或 PWM 信号电压幅度在 12 V 以下,但频率大于 100 kHz
		高	80	有时钟/PWM 信号,时钟信号频率在 5 MHz~10 MHz 之间,或 PWM 信号电压幅度在 12 V~20 V 之间
	不满足	极高	100	有时钟/PWM 信号,时钟信号频率在 10 MHz 以上,或 PWM 信号电压幅度在 20 V 以上
	不涉及	极低	0	E 为“低”

——G:壳体各个金属部件之间的搭接(考虑搭接方式与缝隙处理)方式

用表 17 所述来确定该风险要素的风险评估值。

表 17 壳体各个金属部件之间的搭接方式的风险评估值赋值原则

风险类型	满足度	风险等级	风险要素风险评估值	赋值依据
a	全满足	极低	0	理想模型中每个要求条款都满足
	部分满足	低	30	全符合理想模型中两条条款
		中	50	符合理想模型中一条条款
		高	80	部分符合理想模型中一条条款
	不满足	极高	100	所有理想模型中的要求条款都不满足,如,组成壳体的金属部件之间相互不导通
	不涉及	极高	100	无金属外壳

注:产品的机械架构(包括塑料连接器)设计需防止 ESD 直接放电至信号导体,如,ESD 空气放电是通过绝缘击穿放电造成的,击穿过程中,ESD 会通过各种途径自动找到设备的最近放电点,形成特定的空气放电。因此,对于非金属外壳的产品,首先考虑产品的可接触绝缘表面与产品内部的任何金属体之间具有足够的绝缘强度,足够绝缘强度可通过两者之间的足够爬电距离和空气间隙来实现(爬电距离和空气间隙见 GB 4943.1—2011)。产品的理想模型中,产品的可接触绝缘表面与产品内部电路的任何金属体之间要具有大于每 1 kV 空气放电测试电压就有 1 mm 的爬电距离和空气间隙的距离,如 8kV 的空气放电测试电压,就要有 8 mm 以上的爬电距离和空气间隙。

——H:进入壳体后的电缆、连接器、PCB(如有)、PCB板的“0 V”工作地与金属壳体之间的互连及与产品金属壳体之间所组成的回路面积  
用表 18 所述来确定该风险要素的风险评估值。

**表 18 进入壳体后的电缆、连接器、PCB(如有)、PCB 板的“0 V”工作地与金属壳体之间的互连及产品金属壳体之间所组成的回路面积的风险评估值赋值原则**

风险类型	满足度	风险等级	风险要素风险评估值	赋值依据
a	全满足	极低	0	环路面积等于零
	部分满足	低	30	环路面积 $\leqslant 30 \text{ cm}^2$
		中	50	$30 \text{ cm}^2 < \text{环路面积} \leqslant 60 \text{ cm}^2$
		高	80	$60 \text{ cm}^2 < \text{环路面积} \leqslant 100 \text{ cm}^2$
	不满足	极高	100	环路面积 $> 100 \text{ cm}^2$
	不涉及	极高	100	无金属壳或无大于 PCB 板的金属体

——I:系统接地线。

用表 19 所述来确定该风险要素的风险评估值。

安规意义上的黄绿 PE 接地线,不符合 EMC 的要求,因为其在高频下阻抗较大,寄生电感约 10 nH/cm。

**表 19 系统接地线的风险评估值赋值原则**

风险类型	满足度	风险等级	风险要素风险评估值	赋值依据
a	全满足	极低	0	接地线采用长宽比小于 3 的低阻抗金属条接地
	部分满足	低	30	长宽比大于 3,且接地线长度 $< 3 \text{ cm}$
		中	50	长宽比大于 3,且 $3 \text{ cm} < \text{接地线长度} \leqslant 6 \text{ cm}$
		高	80	长宽比大于 3,且 $6 \text{ cm} < \text{接地线长度} \leqslant 10 \text{ cm}$
	不满足	极高	100	长宽比大于 3,且接地线长度 $> 10 \text{ cm}$
	不涉及	极高	100	无壳体接地线 或 D 为“高”

### 11.3 PCB 的 EMC 风险分析

#### 11.3.1 电路原理图设计的 EMC 风险分析

电路原理图设计的 EMC 风险分析根据电路原理图设计已经识别的 EMC 风险要素的关键信息,按电路原理图设计的 EMC 理想模型进行评估分析,并确定每个风险要素的风险评估值,其中风险评估值是 0~100 之间的数值。具体分析方法如下:

——J:“脏”信号/电路区域

- J<sub>1</sub>:EMS 相关性“脏”信号/电路区域

用表 20 所述来确定该风险要素的风险评估值。

表 20 EMS 相关性“脏”信号/电路区域的风险评估值赋值原则

风险类型	满足度	风险等级	风险要素风险评估值	赋值依据
b	全满足	极低	0	满足理想模型中所有要求
	部分满足	低	30	根据表 21 确定风险评估值
		中	50	
		高	80	
	不满足	极高	100	不满足理想模型中所有要求
	不涉及	极低	0	机械架构 B 为“低”或 无电缆

表 21 端口滤波与防护方案的风险评估值赋值原则

端口	要求项目	权重	风险要素风险评估值	赋值依据
电源	滤波和浪涌防护电路形式	90	0	电源的正负之间至少具有滤波电容;电容值大于 1 nF,还有对应等级的浪涌保护电路; 或满足 J <sub>2</sub> :EMI 相关“脏”信号/电路区域的理想模型的滤波电路
			20	电源的正负之间至少具有滤波电容,电容值小于 1 nF;还有对应等级的浪涌保护电路; 根据电路的内容在 10 或 20 中取值; 当存在一些对浪涌或干扰具有抑制效果的器件(如电阻)可加 10
			40	电源的正负之间至少具有滤波电容,电容值大于 1 nF,但无浪涌保护电路; 根据电路的内容在 30 或 20 中取值; 当存在一些对浪涌或干扰具有抑制效果的器件(如电阻)可加 10
			80	电源的正负之间至少具有滤波电容,但电容值小于 1 nF,但无浪涌保护电路; 根据电路的内容在 50~80 中取值; 当存在一些对浪涌或干扰具有抑制效果的器件(如电阻)可加 10
			90	电源的正负之间无滤波器件也无浪涌保护电路,但存在一些对浪涌或干扰具有抑制效果的器件,如电阻
			0	电平大于 1 V
信号	电平	30	5	100 mV < 电平 ≤ 1 V
			10	10 mV < 电平 ≤ 100 mV
			15	1 mV < 电平 ≤ 10 mV
			20	100 μV < 电平 ≤ 1 mV
			25	10 μV < 电平 ≤ 100 μV
			30	1 μV < 电平 ≤ 10 μV
				SAC

表 21 (续)

端口	要求项目	权重	风险要素风险评估值	赋值依据
信号	滤波电路形式	30	0	采用 LC 或 RC 滤波,且电容值在 1 nF~10 nF 之间
			10	采用 LC 或 RC 滤波,且电容值在 100 pF~1 nF 之间或 10 nF~100 nF
			15	采用 LC 或 RC 滤波,电容值大于 100 pF 或大于 100 nF
			15	未采用 LC 或 RC 滤波,只有 L 或 R 或 C 且电容值在 1 nF~10 nF 之间
			20	未采用 LC 或 RC 滤波,只有 L 或 R 或 C 且电容值在 100 pF~1 nF 之间或 10 nF~100 nF
			30	未采用 LC 或 RC 滤波,只有 L 或 R 或 C 且电容值大于 100 pF 或大于 100 nF
	传输类型	30	0	差分:0
			30	非差分:30

- $J_2$ : EMI 相关性“脏”信号/电路区域:  
用表 22 所述来确定该风险要素的风险评估值。

表 22 EMI 相关性“脏”信号/电路区域的风险评估值赋值原则

风险类型	满足度	风险等级	风险要素风险评估值	赋值依据
b	全满足	极低	0	满足理想模型中所有要求
	部分满足	低	30	滤波电路略微偏离表 2 的要求
		中	50	滤波电路偏离表 2 的要求
		高	80	滤波电路偏离表 2 的要求较大
	不满足	极高	100	不满足理想模型中所有要求或无滤波电路
	不涉及	极低	0	机械架构 B 为“低”或无电缆

- K: 特殊信号/电路区域
- $K_1$ : 特殊敏感信号/电路区域  
用表 23 所述来确定该风险要素的风险评估值。

表 23 敏感信号/电路区域电路的风险评估值赋值原则

风险类型	满足度	风险等级	风险要素风险评估值	赋值依据
b	部分满足	极低	0	满足理想模型中的所有条款
		低	30	符合理想模型中两条条款
		中	50	符合理想模型中一条条款
		高	80	部分符合理想模型中一条条款

表 23 (续)

风险类型	满足度	风险等级	风险要素风险评估值	赋值依据
b	不满足	极高	100	理想模型中的所有条款都不满足
	不涉及	极低	0	无敏感信号

- $K_2$ : 特殊内部噪声信号/电路区域  
用表 24 所述来确定该风险要素的风险评估值。

表 24 内部噪声信号/电路区域的风险评估值赋值原则

风险类型	满足度	风险等级	风险要素风险评估值	赋值依据
b	部分满足	极低	0	满足理想模型中的所有条款
		低	30	符合理想模型中两条条款； 若涉及去耦，则见表 25 得分
		中	60	符合理想模型中一条条款； 去耦部分占 30 分，若涉及去耦，则去耦部分见表 25 得分
		高	80	只有部分符合理想模型中一条条款。 去耦部分占 30 分，若涉及去耦，则去耦部分见表 25 得分
	不满足	极高	100	理想模型中的所有条款都不满足
	不涉及	极低	0	无时钟信号、PWM 信号、其他周期信号

表 25 去耦的风险评估值赋值原则

风险类型	满足度	风险要素风险评估值	赋值依据
b	全满足	0	满足理想模型中的所有条款
	部分满足	10~20	部分满足理想模型中的所有条款； 根据不满足的条数计分，每不满足一条款，则计 10 分
	不满足	30	理想模型中的所有条款都不满足
	不涉及	0	无数字芯片和 PWM 芯片

- L:“干净”信号/电路区域  
用表 26 所述来确定该风险要素的风险评估值。

表 26 “干净”信号/电路区域的风险评估值赋值原则

风险类型	满足度	风险等级	风险要素风 险评估值	赋值依据	
				EMS	EMI
a	全满足	极低	0	满足理想模型中的所有条款	满足理想模型中的所有条款或无噪声信号
	部分满足	低	30	部分满足理想模型中的所有条款；根据未处理的数量的百分比确定风险要素的风险评估值。未处理的数量的百分比小于 30%	有噪声信号，但部分满足理想模型中的所有条款；根据未处理的数量的百分比确定风险要素的风险评估值。未处理的数量的百分比小于 30%
		中	50	部分满足理想模型中的所有条款；根据未处理的数量的百分比确定风险要素的风险评估值。未处理的数量的百分比在 30%~50%	有噪声信号，但部分满足理想模型中的所有条款；根据未处理的数量的百分比确定风险要素的风险评估值。未处理的数量的百分比在 30%~50%
		高	80	部分满足理想模型中的所有条款；根据未处理的数量的百分比确定风险要素的风险评估值。未处理的数量的百分比在 50%~90%	有噪声信号，但部分满足理想模型中的所有条款；根据未处理的数量的百分比确定风险要素的风险评估值。未处理的数量的百分比在 50%~90%
	不满足	极高	100	理想模型中的所有条款都不满足	有噪声信号，理想模型中的所有条款都不满足
	不涉及	极高	100	无“干净”信号/电路	有噪声信号，但无“干净”信号/电路

——M：隔离电路区域

用表 27 所述来确定该风险要素的风险评估值。

表 27 隔离电路区域的风险评估值赋值原则

风险类型	满足度	风险等级	风险要素风 险评估值	赋值依据	
				EMS	EMI
b	全满足	极低	0	满足理想模型中的所有条款	满足理想模型中的所有条款或无特殊噪声信号
	部分满足	低	30	470 pF < 电容值 < 1 nF	有噪声信号，但电容值小于 1 nF，但大于 470 pF
		中	50	100 pF < 电容值 < 470 pF	有噪声信号，100 pF < 电容值 < 470 pF
		高	80	电容小于 100 pF	有噪声信号，电容小于 100 pF

表 27 (续)

风险类型	满足度	风险等级	风险要素风 险评估值	赋值依据	
				EMS	EMI
b	不满足	极高	100	没有一处满足理想模型中的条款	有噪声信号,但没有一处满足理想模型中的条款
	不涉及	极低	0	无隔离电路	无隔离电路

### 11.3.2 PCB 布局布线的 EMC 风险分析

PCB 布局布线的 EMC 风险分析根据 PCB 布局布线已经识别的 EMC 风险要素的关键信息,按布局布线的 EMC 理想模型进行评估分析,并确定每个风险要素的风险等级和风险评估值。具体分析方法如下:

- N:“脏”-“干净”信号/电路区域的串扰防止。
- O:“脏”-特殊信号/电路区域的串扰防止,包括:
  - O<sub>1</sub>:“脏”-敏感信号/电路区域的串扰防止;
  - O<sub>2</sub>:“脏”-噪声信号/电路区域的串扰防止。
- P: 特殊-“干净”信号/电路区域的串扰防止,包括:
  - P<sub>1</sub>: 特殊噪声-“干净”信号/电路区域的串扰防止;
  - P<sub>2</sub>:“干净”-特殊敏感信号/电路区域的串扰防止。
- Q: 特殊敏感-特殊噪声信号/电路区域的串扰防止

用表 28 所述来确定该风险要素的风险评估值。

表 28 串扰防止的风险评估值赋值原则

风险类型	满足度	风险等级	风险要素 风险评估值	赋值依据	
				EMS	EMI
b	全满足	极低	0	所有信号线满足理想模型中的所有条款	所有信号线满足理想模型中的所有条款或无噪声信号
	部分满足	低	30	考虑了表 3 所要求的串扰防止,但是措施不到位,如表 3 需要串扰防止的地方插入了屏蔽地线,但屏蔽底线的过孔过少	有噪声信号,考虑了表 3 所要求的串扰防止,但是措施不到位,如表 3 需要串扰防止的地方插入了屏蔽地线,但屏蔽底线的过孔过少
		中	50	考虑了表 3 所要求的串扰防止,但是并非落实了所有信号线	有噪声信号,考虑了表 3 所要求的串扰防止,但是并非落实了所有信号线
		高	80	考虑了表 3 所要求的串扰防止,但是只有少量信号线	有噪声信号,考虑了表 3 所要求的串扰防止,但是只有少量信号线
	不满足	极高	100	未考虑表 3 所要求的串扰防止	有噪声信号,但未考虑表 3 所要求的串扰防止
	不涉及	极低	0	无法分类	无法分类

——R:地平面

- R<sub>1</sub>: EMS 相关性地平面

用表 29 所述来确定该风险要素的风险评估值。

表 29 EMS 相关性地平面设计的风险评估值赋值原则

风险类型	满足度	风险等级	风险要素 风险评估值	赋值依据
a	全满足	极低	0	满足理想模型中的所有条款
	部分满足	低	30	有地平面,但有小部分区域不完整
		中	50	有地平面,但有不完整区域,且占约 50% 区域
		高	80	有地平面,但有不完整区域,且为大部分区域
	不满足	极高	100	无地平面
	不涉及	极高	100	无地平面

- R<sub>2</sub>: EMI 相关性地平面

用表 30 所述来确定该风险要素的风险评估值。

表 30 EMI 相关性地平面设计的风险评估值赋值原则

风险类型	满足度	风险等级	风险要素 风险评估值	赋值依据
a	全满足	极低	0	满足理想模型中的所有条款
	部分满足	低	30	有地平面,但有不完整区域: 只不满足理想模型中的一项
		中	50	只满足理想模型中的 a)、b)、c)、d) 中的其中两项
		高	80	只满足理想模型中的一项
	不满足	极高	100	理想模型中的所有条款都不满足
	不涉及	极高	100	PCB 层数小于四层,或不满足 R <sub>2</sub> 中 d) 的要求

——S:信号层和电源层的边缘处理

- S<sub>1</sub>: EMS 相关性信号层和电源层的边缘处理

用表 31 所述来确定该风险要素的风险评估值。

表 31 EMS 相关性信号层和电源层的边缘处理的风险评估值赋值原则

风险类型	满足度	风险等级	风险要素 风险评估值	赋值依据
b	全满足	极低	0	满足理想模型中的所有条款
	部分满足	低	30	符合理想模型中两条条款
		中	50	符合理想模型中一条条款
		高	80	部分符合理想模型中一条条款

表 31 (续)

风险类型	满足度	风险等级	风险要素 风险评估值	赋值依据
b	不满足	极高	100	理想模型中的所有条款都不满足
	不涉及	极低	0	—

- S<sub>2</sub>: EMI 相关性信号层和电源层的边缘处理

用表 32 所述来确定该风险要素的风险评估值。

表 32 EMI 相关性信号层和电源层的边缘处理的风险评估值赋值原则

风险类型	满足度	风险等级	风险要素 风险评估值	赋值依据
SAC b	全满足	极低	0	满足理想模型中的所有条款
	部分满足	低	30	符合理想模型中两条条款
		中	50	符合理想模型中一条条款
		高	80	部分符合理想模型中一条条款
	不满足	极高	100	理想模型中的所有条款都不满足
	不涉及	极低	0	—

## 12 EMC 风险评价

### 12.1 EMC 风险评估工具

采用 GB/Z 37150 提及的 EMC 风险评估工具, 将电子电气设备风险评估按照层次分析法进行建模, 再将风险评估要素按照风险矩阵法分为不同等级, 如“极高”“高”“中”“低”“极低”5 类, 最后结合风险指数法对风险评估要素进行赋值, 并采用风险指数法模型进行结果计算。

对 GB/Z 37150 给出的评估工具的优点及局限加以识别, 采用其优点部分, 使其得到更好的应用。

### 12.2 风险评价单元的 EMC 风险评估值计算和等级确定

在获得每个 EMC 风险要素的风险等级和风险评估值的基础上, EMC 风险评估专家或评估团队还可以通过 EMC 风险评价的计算获得产品风险评估单元 EMC 的风险评估值, 产品风险评估单元 EMC 的风险评估值的获得是获得产品风险评估单元 EMC 的风险等级和产品整机风险等级的关键一步。

鉴于 EMC 风险要素的风险影响程度(风险系数)不同, 对于风险影响程度等级为“I”级的 EMC 风险要素, 当它的风险评估值为 100 时, 一定会导致产品风险评估单元 EMC 较高的风险评估值和风险等级。同时, EMC 风险评估专家或评估团队还可以把风险等级按产品 EMC 测试项目的分类, 将产品风险评估单元分为 EMS 风险等级和 EMI 风险等级。

产品风险评估单元 EMS 风险值:

当  $X_{1x}=100$  时,  $R \geqslant 80$ ;

当  $X_{1x} \neq 100$  时,

$$\begin{aligned}
 R_{IN} = & f_1 \times K_1 \times (X_{11} + X_{12} + X_{13}) / 3 + f_2 \times K_2 \times (X_{21} + X_{22} + X_{23} + \dots + X_{27}) / 7 + \\
 & f_3 \times K_3 \times (X_{31} + X_{32} + X_{33} + \dots + X_{35}) / 5 + f_4 \times K_4 \times (X_{41} + X_{42} + X_{43} + X_{44}) / 4 \\
 & \dots\dots (1)
 \end{aligned}$$

式中：

$R_{IN}$  ——产品中第  $N$  个风险评估单元的 EMS 风险值,为  $0\sim100$ ;

$X_{ix}$  ——风险要素的得分为  $0\sim100$ ,由 EMC 风险评估专家基于 EMC 风险要素的风险等级和产品实际情况分析确认;

$K_1\sim K_4$  ——风险系数,其中:

$K_1=0.4$ ;

$K_2=0.3$ ;

$K_3=0.2$ ;

$K_4=0.1$ 。

$f_1\sim f_4$  ——产品特征系数,根据产品特点来调整风险系数,通用的产品特征系数为 1。

产品风险评估单元 EMI 风险值:

当  $X_{1x}=100$  时,  $R\geqslant 80$

当  $X_{1x}\neq 100$  时,

$$R_{EN} = f_1 \times K_1 \times (X_{11} + X_{12} + X_{13})/3 + f_2 \times K_2 \times (X_{21} + X_{22} + X_{23} + \dots + X_{27})/7 + f_3 \times K_3 \times (X_{31} + X_{32} + X_{33} + \dots + X_{35})/5 + f_4 \times K_4 \times (X_{41} + X_{42} + X_{43} + X_{44})/4 \quad \dots\dots\dots (2)$$

式中:

$R_{EN}$  ——产品中第  $N$  个风险评估单元 EMI 风险值,为  $0\sim100$ ;

$X_{ix}$  ——风险要素的得分为  $0\sim100$ ,由 EMC 风险评估专家基于 EMC 风险要素的风险等级和产品实际情况分析确认;

$K_1\sim K_4$  ——风险系数,其中:

$K_1=0.4$ ;

$K_2=0.3$ ;

$K_3=0.2$ ;

$K_4=0.1$ 。

$f_1\sim f_4$  ——产品特征系数,根据产品特点来调整风险系数,通用的产品特征系数为 1。

### 12.3 整机 EMC 风险评估值计算

在获得每个产品风险评估单元 EMC 风险要素的风险值的基础上,EMC 风险评估专家或评估团队还可以通过 EMC 风险评价的计算获得产品整机 EMC 的风险值,产品整机 EMC 风险值是获得产品整机风险等级的关键一步,而产品整机风险等级应与产品的应用场所类型或 EMC 测试的等级要求紧密结合。

EMC 风险评估专家或评估团队也可以把风险等级,按产品 EMC 测试项目的分类,分成产品整机 EMS 风险评估值和产品整机 EMI 风险值。整机 EMS 风险值和整机 EMI 风险值和风险等级是由产品中所有风险评估单元的风险值综合而定的。

产品整机 EMS 风险评估值:

$$R_1 = \text{Max}(R_{11}, R_{12} + \dots + R_{1N}) \quad \dots\dots\dots (3)$$

式中:

$R_1$  ——产品整机 EMS 风险评估值,为  $0\sim100$ ;

$R_{1N}$  ——产品中第  $N$  个 EMS 风险评估单元的风险评估值。

产品整机 EMI 风险评估值:

$$R_E = \text{Max}(R_{E1}, R_{E2}, \dots, R_{EN}) \quad \dots\dots\dots (4)$$



式中：

$R_E$  ——产品整机 EMI 风险评估值,为 0~100;

$R_{EN}$  ——产品中第  $N$  个 EMI 风险评估单元的风险评估值。

基于以上产品整机 EMS 及 EMI 风险评估值结果,再根据产品所选择的应用场所类型,按表 33 或表 34 最终确定产品整机 EMS 及 EMI 风险等级。

### 13 整机 EMC 风险等级确定与结果应用

产品整机的 EMC 风险值代表产品实际的 EMC 水平与理想模型之间的差距,它是一个客观值。产品 EMC 测试的要求是由产品所在应用场所类型决定的,当判断产品是否通过 EMC 测试时,往往需要先确定产品所应用的场所类型,不同的应用场所类型具有不同的 EMC 测试要求。因此,如果需要用产品整机的 EMC 风险值来评估产品 EMC 测试是否通过的风险,那么也应该先确定产品所应用的场所类型。

产品应用场所(即场所决定产品 EMC 测试等级或 EMC 要求)根据 GB/Z 18039.1—2019,分为四类:

第一类:具有特殊保护的环境,如道路车辆内部;

第二类:居住场所;

第三类:商业/公共场所;

第四类:工业场所。

产品整机 EMC 风险等级是由产品的整机 EMC 风险评估值(包括 EMS 风险评估值和 EMI 风险评估值)和产品应用场所类型共同决定。

产品整机 EMC 风险等级是产品整机 EMC 测试失败事件发生的概率,从高到低可分为 T、U、V、W 四级:

T:高度风险(测试不能通过,而且项目较多);

U:显著风险(测试不能通过,但项目较少);

V:一般风险(测试基本通过);

W:稍有风险(测试通过,并有余量)。

基于 12.3 结果,再根据产品所选择的应用场所类型,按表 33 最终确定产品整机 EMS 风险等级。

表 33 产品整机 EMS 风险等级表

应用场所	风险等级			
	T	U	V	W
第一类	>80	70~80	60~70	<60
第二类	>70	60~70	50~60	<50
第三类	>60	50~60	40~50	<40
第四类	>50	40~50	30~40	<30

基于 12.3 结果,再根据产品所选择的应用场所类型,按表 34 最终确定产品整机 EMI 风险等级。考虑到具有特殊保护的环境中可能还存在细分,在 EMI 风险等级确认时,可增加第 X 类应用场所(如,第 X 类应用场所可对应按 GB/T 18655—2018 中规定的 4、5 级 EMI 测试要求,第一类应用场所可对应按 GB/T 18655—2018 中规定的 1、2、3 级 EMI 测试要求)。

表 34 产品整机 EMI 风险等级表

应用场所	风险等级			
	T	U	V	W
第 X 类	>50	40~50	30~40	<30
第一类	>60	50~60	40~50	<40
第二、三类	>70	60~70	50~60	<50
第四类	>80	70~80	60~70	<60

考虑到风险指数法的局限性,每个风险要素的具体得分建议经评估小组讨论得出,减少人为因素的影响。

产品整机 EMC 风险等级除了把产品整机的 EMC 风险等级分为 EMS 风险等级和 EMI 风险等级外,EMC 风险评估专家或评估团队还可以将产品整机的 EMC 风险等级与产品所需要考虑的每一个 EMC 测试项目对应,对每个测试项目进行逐个分析。

#### 14 风险评估报告要求

风险评估的过程和结果都应进行记录。要素应以可理解的术语来表达,同时风险等级也应清晰表述。

评估结果应记录在一份综合的评估报告中,该评估报告应具有足够多的细节以保证评估正确性。评估报告应至少包含以下信息:

- 目标和范围;
- 被评估对象与测试项目的关联情况;
- 所使用的风险准则及其合理性;
- 列出产品的品牌、规格、型号以及具体的产品的关键信息;
- 评估方法描述;
- EMC 风险识别过程与结果;
- 风险分析的结果及评价;
- 结论和建议。



附录 A  
(资料性附录)  
电磁兼容风险评估示例

#### A.1 评估对象产品信息

示例为带有金属板的某塑料壳体产品,适用于医疗机构或家庭中,产品照片如图 A.1 所示。

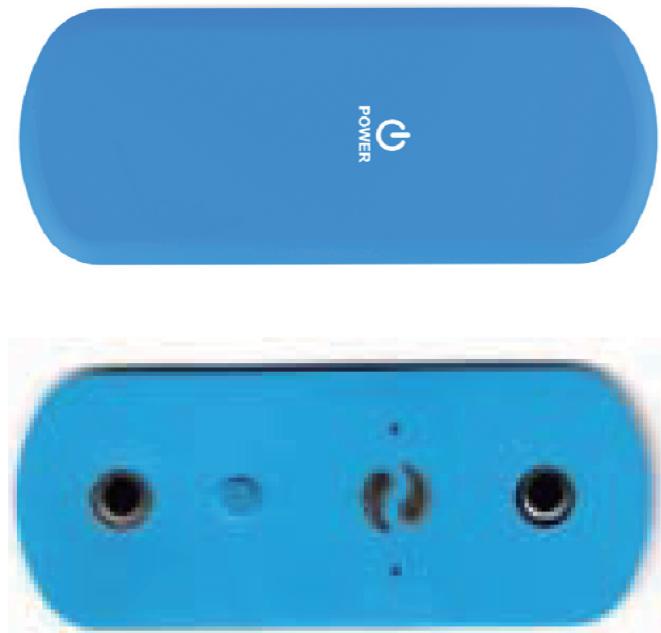


图 A.1 产品整体照片

#### A.2 风险要素关键信息录入表

产品风险要素关键信息表见表 A.1,其中风险要素编号及风险要素内容为标准内容,对应风险要素的产品关键信息为产品录入信息。

本信息表的采集基于 A.7。

表 A.1 产品风险要素关键信息表

风险要素编号		风险要素内容		对应风险要素的产品关键信息
产品构架	A	电缆的连接相对位置,包含所有信号线和电源线		产品只存在电源充电端口,无其他信号线等电缆
		屏蔽电缆的屏蔽搭接方式		本产品没有使用屏蔽电缆
	C	C <sub>1</sub>	PCB 外部的电源和信号输入端口的滤波和防护	产品电源控制输入芯片,3 V 位置采用了 RC 滤波,电阻 R11、滤波电容 C19
		C <sub>2</sub>	PCB 外部的电源和信号输入端口的 EMI 滤波	产品外部电源输入端 V_Source 存在滤波电容 C27,容值为 100 nF/16 V

表 A.1 (续)

风险要素编号		风险要素内容	对应风险要素的产品关键信息
产品构架	D	PCB 板的“0 V”工作地与金属壳体之间的互连	产品采用的是橡胶护套
	E	不同 PCB 板之间的“0 V”工作地的互连(通常通过结构件实现)	产品采用的为单个 PCB 板
	F	产品内部 PCB 互连信号端口的滤波和防护	产品采用的为单个 PCB 板
		F <sub>2</sub> PCB 间的信号互连	产品采用的为单个 PCB 板
	G	壳体中各个金属部件之间的搭接(考虑阻抗与缝隙处理)方式	产品采用的橡胶护套,是非金属壳体
	H	进入壳体后的电缆、连接器、PCB(可能有)、PCB 板的“0 V”工作地与金属壳体之间的互连及产品金属壳体之间所组成的回路面积	产品使用的是非金属外壳,无进入壳体后的电缆、连接器
	I	壳体接地线	产品无壳体接地线
原理图	J	J <sub>1</sub> “脏”信号/电路区域的抗干扰处理 	VBAT3V 采用了 LC 滤波电路,电感 L1 及电容 C1。 心电采集信号输入端,采用了 RC 滤波电路,电阻为 R8 和 R9,电容为 C24 及 C25
		J <sub>2</sub> “脏”信号/电路区域的 EMI 处理	产品电源端口 VBAT3V 采用了 LC 滤波电路,电感 L1 及电容 C1
	K	K <sub>1</sub> 特殊敏感信号/电路区域的处理	本产品敏感信号/电路区域为产品天线端口及电信号电极,其中天线端口使用了 LC 滤波,电感 L5 和电容 C10,电信号电极处使用的是电容滤波,分别采用了 C24 及 C25
		K <sub>2</sub> 特殊噪声信号/电路区域的处理	产品噪声信号/电路为晶振 X1 对应的电路,其上未加任何去耦措施
	L	“干净”信号/电路区域的处理	产品芯片中 F5 及 F6 两个端子悬空
	M	隔离区域的地处理	产品不存在隔离器件
	N	“脏”-“干净”信号/电路区域的串扰止	产品的心电极信号在输入芯片端走线位置,靠近其他信号线
PCB 布局布线	O	O <sub>1</sub> “脏”-敏感信号/电路区域的串扰防止	PCB 上心电极信号走线与电源信号走线较近
		O <sub>2</sub> “脏”-噪声信号/电路区域的串扰防止	产品的 PCB X1 噪声信号/电路与 VBAT3V 及心电极信号走线距离较远
	P	P <sub>1</sub> 噪声-干净区域的串扰防止	PCB 上 X1 与其他信号布在同一层,未与其他信号进行串扰防止
		P <sub>2</sub> 干净-敏感信号/电路区域的串扰防止	产品敏感电路心电极信号和天线信号走在同一层,未采取串扰防止措施

表 A.1 (续)

风险要素编号		风险要素内容		对应风险要素的产品关键信息
PCB 布局布线	Q		敏感-噪声信号/电路区域的串扰防止	
	R <sub>1</sub>	EMS 相关地平面的处理		产品无完整地平面； 产品心电信号端口上的滤波电容 C24 及 C25 地平面为网格地，而且地平面狭长不符合长宽比大于 3
		EMI 相关地平面的处理		产品信号层没有对应的完整的地平面，电源层没有临近的地平面。 产品心电信号端口上的滤波电容 C24 及 C25 地平面为网格地，而且地平面狭长不符合长宽比大于 3
	R <sub>2</sub>	EMS 信号层和电源层的边缘处理		天线布置在了 PCB 边缘； PCB 的边缘未布屏蔽地线或大面积铺铜
		EMI 信号层和电源层的边缘处理		PCB 的边缘未布屏蔽地线或大面积铺铜； X1 芯片布置靠近 PCB 板边
	S <sub>1</sub>	S <sub>2</sub>		

### A.3 风险分析

产品风险要素风险评估值汇总表见表 A.2。

表 A.2 产品风险要素风险评估值汇总表

风险要素编号		依据标准条款	风险评估值
产品构架	A	表 9	0
	B	表 10	100
	C	C1	0
		C2	0
	D	表 13	100
	E	表 14	0
	F	F1	0
		F2	0
	G	表 17	100
	H	表 18	100
	I	表 19	100

表 A.2 (续)

风险要素编号			依据标准条款	风险评估值
原理图	J	J <sub>1</sub>	表 20 和表 21	80
		J <sub>2</sub>	表 22	0
	K	K <sub>1</sub>	表 23	0
		K <sub>2</sub>	表 24 和表 25	50
	L		表 26	5
	M		表 27	0
PCB 布局 布线	N		表 28	100
	O	O <sub>1</sub>	表 28	100
		O <sub>2</sub>	表 28	0
	P	P <sub>1</sub>	表 28	100
		P <sub>2</sub>	表 28	100
	Q		表 28	0
	R	R <sub>1</sub>	表 29	100
		R <sub>2</sub>	表 30	100
	S	S <sub>1</sub>	表 31	100
		S <sub>2</sub>	表 32	100

#### A.4 产品风险单元的风险值计算

依据 12.2 给出的风险值计算公式,计算每个风险单元的 EMI 和 EMS 风险值。

#### A.5 产品整机的风险评价

产品整机的风险值见表 A.3。

表 A.3 产品整机的风险值

单元编号	EMS 设计风险值 ( $R_{IX}$ )	EMI 设计风险值 ( $R_{EX}$ )
1	80	34.9
产品整机 EMC 设计风险值	80	34.9

根据产品的应用场所或者产品整机 EMS 的风险等级见表 A.4。

表 A.4 产品整机 EMS 的 EMC 风险等级表

应用场所	风险等级				应用场所选择	分数
	T	U	V	W		
第一级	80~100	70~80	60~70	<60	—	80
第二级	70~80	60~70	50~60	<50	√	
第三级	60~80	50~60	40~50	<40	—	
第四级	50~60	40~50	30~40	≤30	—	

根据产品的应用场所或者产品整机 EMI 的风险等级见表 A.5。

表 A.5 产品整机 EMI 的 EMC 风险等级表

应用场所	风险等级				应用场所选择	分数
	T	U	V	W		
第 X 类	>50	40~50	30~40	<30	—	34.9
第一类	>60	50~60	40~50	<40	—	
第二、三类	>70	60~70	50~60	<50	√	
第四类	>80	70~80	60~70	<60	—	

根据评估结果,可以看出本产品在 EMS 方面存在高风险,在 EMI 方面风险比较低。

本产品实际的 EMC 测试结果为 EMI 测试通过,EMS 项目中静电抗扰度测试项目不能通过。

评估结果跟实际 EMC 测试结果一致。

## A.6 产品整机的风险应对

根据分析的结果,产品存在较高 EMC 风险评估值的风险要素为 B、D、G、H、I、J、K、N、O、P、R、S。基于理想模型的要求,可对这些要素的设计方案进行改进,降低风险评估值,以获得较低的整机 EMC 风险评估值。经过相应调整后,产品静电抗扰度测试通过。

## A.7 产品风险要素风险分析原始记录

产品风险要素风险分析原始记录需记录产品风险要素点照片或原理图,并记录此风险点的具体产品的关键信息,具体可参考表 7 和表 8 的要求进行提供,风险结论记录表示例见表 A.6。

表 A.6 产品风险结论记录表

评估要求					评估结论	
风险类型	满足度	风险等级	风险要素风险评估值 (0~100)	风险评估值确定规则	产品风险点类别 (勾选)	得分
b	全满足	极低	0	电缆连接器在 PCB 的同一侧		
	部分满足	低	30	电缆连接器在 PCB 的同一侧,但距离较远		
		中	50	电缆连接器在相邻侧,但距离较近		
		高	80	电缆连接器在相邻侧,但距离较远		
	不满足	极高	100	电缆连接器在 PCB 的两侧		
	不涉及	极低	0	没有电缆		



附录 B  
(资料性附录)  
电路原理图属性划分示例

对电路原理图中的导体进行属性划分应包括以下几个方面：

- 找出电路中的“脏”信号/电路，并将“脏”信号/电路部分标出，如：用一种颜色(红色)标出。
- 找出电路中的滤波电容与去耦电容，并将放置在以位置上的滤波和去耦电容标出，如：用一种颜色(蓝色)标出 I/O 端口上的滤波电容。
- 找出电路中“干净”信号/电路。这些“干净”信号/电路通常是滤波电容后一级的信号线、器件及电路，并将其标出，如：用一种颜色(绿色)。
- 找出电路中那些应进行特殊处理的特殊信号线/电路，并将其标出，如：用一种比较特殊的颜色标出(紫色)。图 B.1 给出了电路原理图信号属性划分示例。

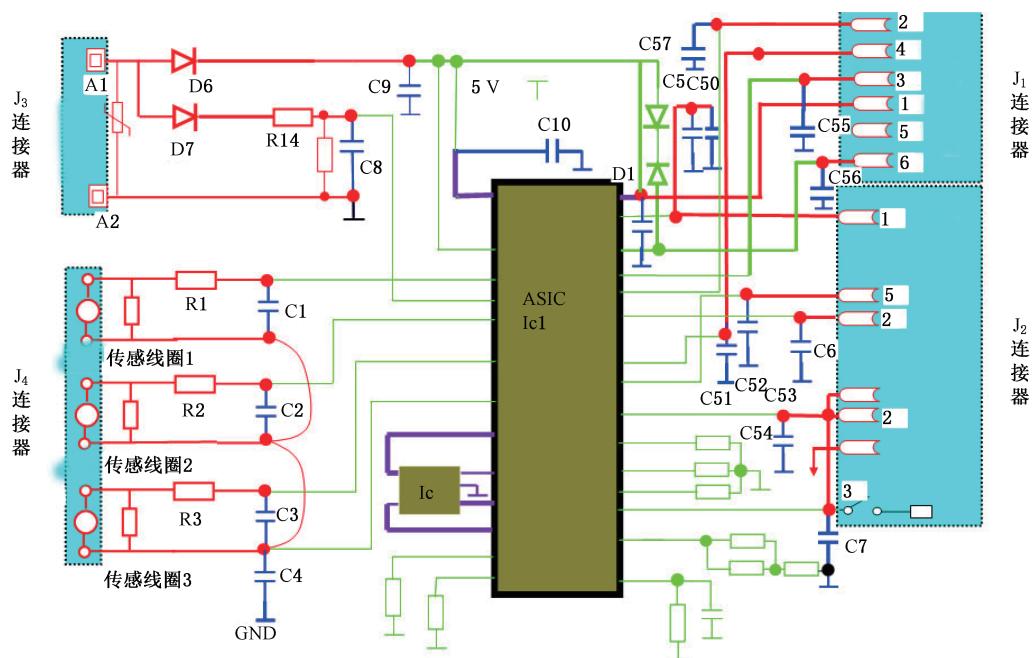


图 B.1 电路原理图信号属性划分示例

### 参 考 文 献

- [1] 郑军奇.EMC 设计方法与风险评估技术.北京:电子工业出版社,2019.
-